



## 概要

プロセッサ、FPGA、ACAP など演算能力の高いデバイスは、宇宙空間でのエッジコンピューティングアプリケーションで負荷の高い計算を実行するために使用されます。対象となる用途は幅広く、人工知能 (AI)、自動誘導、通信から地球観測の画像・映像処理まで多岐にわたります。この種の IC を搭載したボードを設計する際の課題の一つとして、以下のとおり適切な給電アーキテクチャを実装することが挙げられます。

- これらの複雑な構成要素のさまざまな機能ブロックに給電するには、複数の電圧レールが必要となる。
- 電源投入時には、複数の電圧レールを適切に立ち上げる必要がある。
- 使用されるプロセスノードが微細化されているため、低電圧で大電流の電源が求められる。
- 宇宙環境では、システム全体の消費電力を削減して放熱を容易にするために、電源効率をできる限り高める必要がある。

Teledyne e2v は、宇宙でのエッジコンピューティングを支援するために、プロセッサ、メモリ、処理モジュールなどの宇宙対応デジタルコンポーネントを提供しています。[QLS1046-Space](#) は、Quad ARM® Cortex®-A72 プロセッサと 4 GB または 8 GB DDR4 メモリを実装した高性能演算処理モジュールです。テキサスインスツルメンツ (TI) は、宇宙放射環境で Teledyne e2v のデジタル製品に給電するための要件を満たす、宇宙対応の給電 IC を提供しています。

このホワイトペーパーでは給電方式を実装するための方法論を説明し、TI の部品を使用した QLS1046-Space 用の給電方式を提示します。まず、Teledyne e2v QLS1046Space モジュールの概要について説明します。次に、電源容量の特定と構成要素の選択について説明して最後に、詳細な実装方法を紹介します。

## Teledyne e2v QLS1046-Space の説明

QLS1046-Space は、耐放射線性に優れた宇宙用高性能演算処理モジュールです。宇宙対応のプロセッサと DDR4 メモリを内蔵する一方で、44×26 mm という小さなフォームファクタを実現しています。プロセッサは最大 1.8 GHz で動作する Quad ARM® Cortex®-A72 (LS1046) で、30,000 DMIPS/56 GFLOPs の演算能力を発揮します。L1 キャッシュメモリと L2 キャッシュメモリは ECC 保護されており、放射線下でも確実に動作します。パケット処理加速機能と 1/10 GB イーサネット、PCIe® Gen3 を実装した高速周辺回路を備えたプロセッサは、高速のデータ転送に対応できます。DDR4 メモリは容量が 4 GB または 8 GB で、プロセッサに接続され、最大 2.1 GT/s (130 Gbps) の転送速度を実現します。



図 1: Qormino QLS1046-Space



このモジュールは、NASA Level 1 (NASA EEE-INST-002 – Section M4 – PEMs に基づく) および ECSS Class 1 (ECSS-Q-ST60-13C) で提供されます。対放射線性に関しては、SEL の LET 閾値が 62.5 MeV.cm<sup>2</sup>/mg を超え、100 krad(Si) の TID を維持できます。SEU と SEFI の詳細断面図は、専用の放射線レポートでも確認できます。

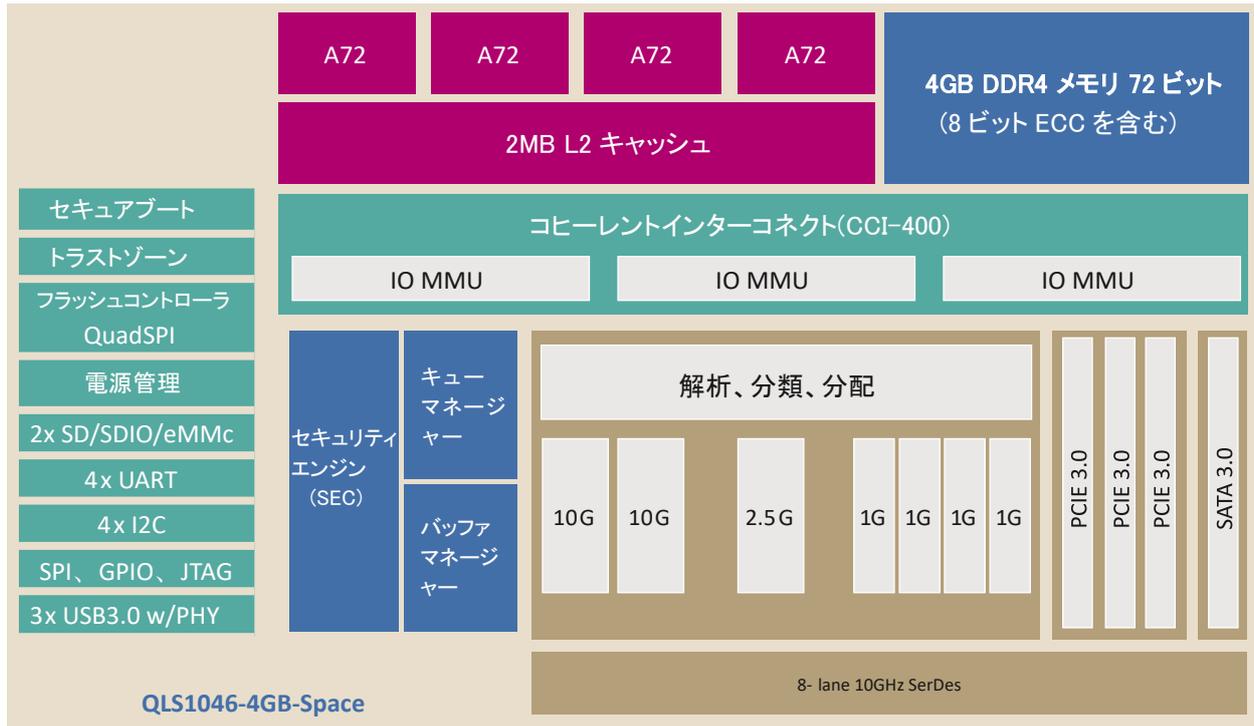


図 2: QLS1046-Space のブロック図

QLS1046-Space は、宇宙空間で高い演算能力を必要とするさまざまな用途に対応できます。深層学習 AI アルゴリズムを実行できるため、たとえば宇宙空間での画像処理など、人工知能を採用する用途を想定した宇宙システムにも使用できます。エッジで情報を事前処理し、地上に送信する際のダウンリンク帯域幅を削減するという技術的利点が得られます。QLS1046-Space は、開発期間、リスク、システムサイズ、部品表の削減を目指すプロジェクトチームにとって、特に重要な役割を果たします。このモジュールは、自律着陸、ドッキング、打ち上げ、通信衛星、科学ミッション、早期警報、地球観測衛星などの最終用途を想定して開発されました。

## 電源容量の特定

電源の構成要素を選択する前に、基板設計と用途に基づき各電源の最大必要電力を試算する必要があります。QLS1046 モジュールは通常、宇宙用演算基板で使用され、LS1046 と連動するメモリ、外部インターフェース、ロジックなどの追加 IC を搭載しています。電源ラインが共用化されているため、各電源の消費電力は、QLS1046 の消費電力および同じ電圧を共有する他のデバイスの消費電力の合算になります。基板の他のデバイスの消費電力はそれぞれのデータシートに記載されています。

- 各電源におけるプロセッサの消費電力は、製品データシートに記載しています。消費電力が最も大きい 1 V のコア電圧については、専用文書(要望に応じて提供)で用途に基づく消費電力の試算方法を説明しています。
- DDR4 の消費電力は、使用形態に強く依存します。電力計算のスプレッドシート(要望に応じて提供)を使用して、試算を行えます。



このホワイトペーパーで提示している電力バジェットは、宇宙用の QLS1046 基準設計 (QLS1046-xGB-RDK) の電力バジェットに対応しています。この基準設計はさまざまな用途で使用できるため、電力バジェットは、**すべての周辺部、デバイス (LS1046 を含む)、およびインターフェースが最大能力と最高温度で同時に動作する最も負荷の大きいシナリオ**を想定して試算されています。表 1 に、QLS1046 単体と基板全体の最大総電力バジェット試算値をまとめています。

電圧	変動率偏差 許容差	絶縁	QLS1046 の 電流 (A)	QLS1046 の 電力 (W)	基板の 合計電流 (A)	基板の合計 電力 (W)
12		なし			2.1	25.2
5		なし			3.3	16.5
3.3	±165 mV	なし	0.051	0.17	4.3	14.19
2.5	±120 mV	なし	0.2	0.5	1.4	3.5
1.8	±90 mV	なし	0.344	0.62	1 部	1.8
1.35	±67 mV	なし	0.907	1.22	1.2	1.62
1.2	±60 mV	なし	2.634	3.16	4	4.8
1 部	±30 mV	なし	20.582	20.58	32.5	32.5
0.6	±6 mV	なし	0.23	0.14	0.23	0.14
<b>合計</b>				<b>26.39</b>		<b>100.57</b>

表 1: 電力バジェットの試算

最大 6 つのイーサネット 1/10 Gbps インターフェース、PCIe インターフェースなど、基準設計で提供される複数の外部インターフェースと周辺部により、基板の総消費電力は QLS1046 単体よりもはるかに大きくなっています。実際の宇宙用途では、同じツールを使用して、電力バジェットを再計算する必要があります。実際の用途では、インターフェースの数が少なくなることがあり、QLS1046 が必ずしも最大能力と最高温度で動作するとは限らないため、基板の総電力バジェットはもっと低くなると予想されます。

## アーキテクチャと構成要素の選択

詳細な電力要件に基づいて、一般的な電源アーキテクチャを定義し電源 IC を電源ごとに選択できます。基準設計では、5 VDC 電源が基板の主入力電源となります。つまり、必要な低電圧レールを構築するために 5 VDC 電源が電力変換装置によって変換されます。衛星バスが 28 V しか提供しない場合、中間降圧 DC-DC コンバータを使用して 28 V から 5 V に電圧を下げるができます。また、5 V は USB コネクタ (地上での開発用) にも直接使用されます。12 V 電源は、基板に接続された PCIe デバイスでのみ必要となります。

電源は入力電圧 5 V で動作し、QLS1046 が要求する適切な電源投入シーケンスを実現するために、電源をチェーン接続するための「イネーブル」信号と「パワーグッド」信号を発信する必要があります。宇宙環境では消費電力と放熱が課題となるため、これらの要件に加え、効率が宇宙用電源を選択するための主な検討要因となります。これらの基準に基づき、基準設計の給電方式を実現するために、以下のテキサスインスツルメンツ製 IC が選択されました。

- TPS7H4003-SEP、スイッチング、最大 18 A の出力電流、並列構成機能でより大きな出力電流を供給可能。
- TPS7H4010-SEP、スイッチング、最大 6 A の出力電流。
- TPS7H1111-SEP、LDO、最大 1.5 A の出力電流。
- TPS7H3302-SEP、DDR4 終端レギュレータ。



これらのデバイスは、扱いやすく組み立てやすいプラスチックパッケージを備えています。20 krad(Si) の TID、43 MeV.cm<sup>2</sup>/mg の SEL 耐性が保証されています。TI は、より高い品質グレードと耐放射線性が要求される用途に対応するため、TID が 100krad(Si)、SEL 耐性が 75 MeV.cm<sup>2</sup>/mg のセラミックフラットパック版も提供しています。

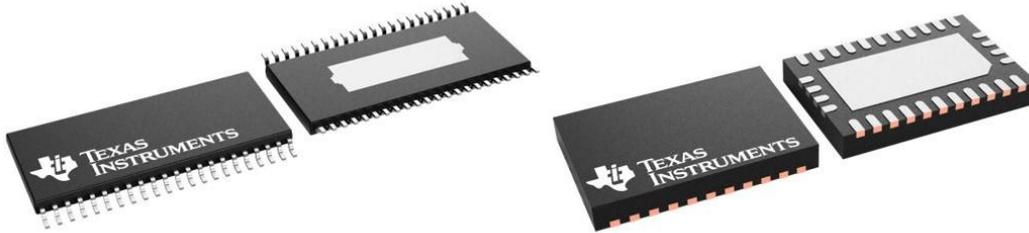


図 3: TPS7H4003-SEP (左) と TPS7H4010-SEP (右)。テキサスインスツルメンツ提供。

前述のとおり、QLS1046-Space では、特定の電源投入シーケンスが必要です。このため、各コンバータの「イネーブル」信号と「パワーグッド」信号が使用されます。図 4 は、基準設計基板の給電方式の全体図と、適切なシーケンスを実現するためのレギュレータの連結方法を示しています。2.5 V/1.4 A には TPS7H4010-SEP (6A) を使用し、1.8 V/1 A および 1.35 V/1.2 A には LDO を使用してドロップアウトを低減することで、5V から直接ドロップアウトするよりも優れた総合効率を確保するために、この連結方式が選択されました。

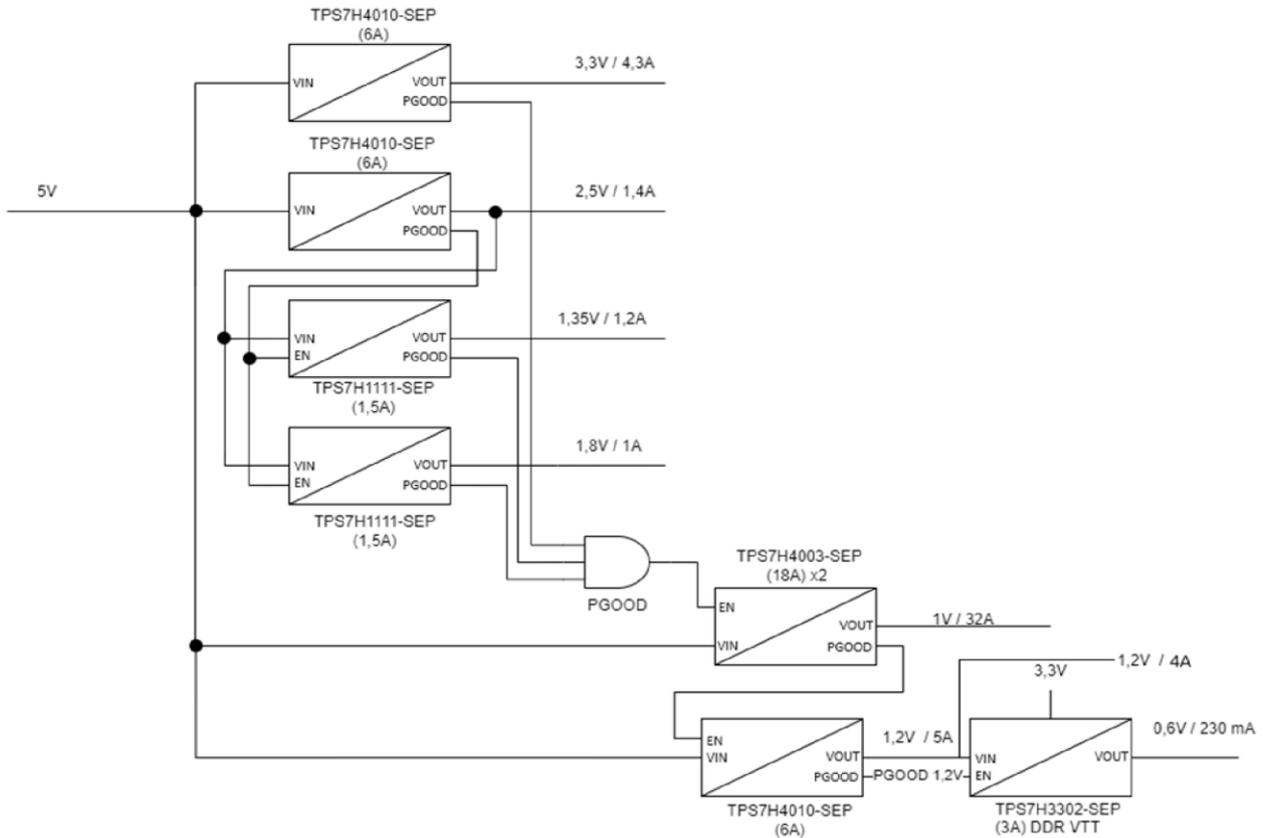


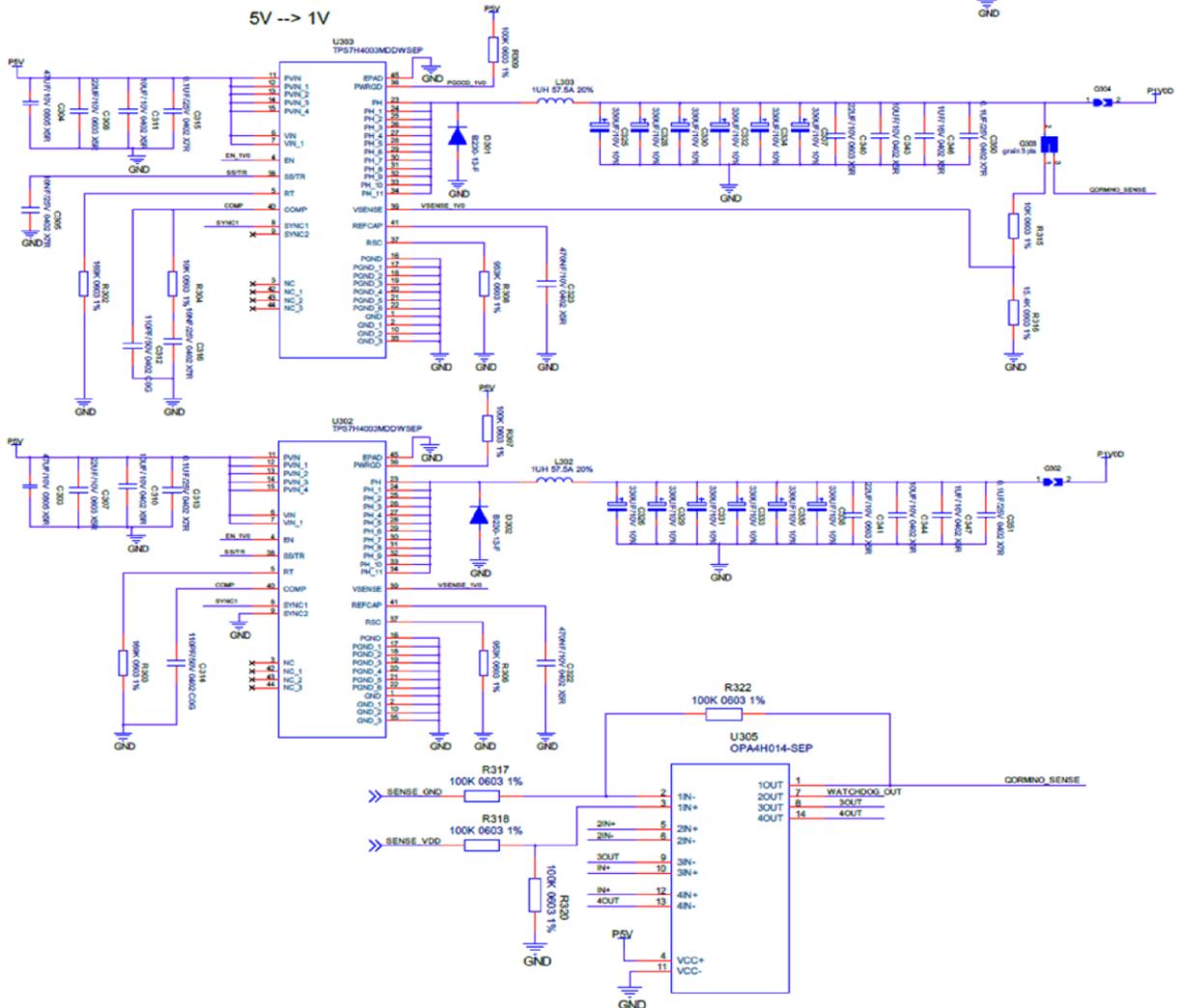
図 4: 電源の全体図



詳細な実装

電源の全体図を定義したら、電源ごとに詳細な実装を行えます。回路図はテキサスインスツルメンツの情報に基づいて作成しています。この実装は、調整精度、リップル、出力電流など、QLS1046 と基板の固有要件を考慮して調整されています。これとともに、スイッチングコンバータの効率向上により、引き続き大きな設計トレードオフを検討します。回路図が完成したら、電力変換装置の性能をシミュレーションで検証できます。

図5は、プロセッサが必要とする大電流を供給できるように並列構成を実装した1V電源の回路図です。この電源のもう一つの特徴は、シリコンダイに直接接続された Vsense フィードバックを使用し、負荷側の測定を行うことです。電流が非常に大きく、厳密な調整が必要なため、コンバータは(出力ではなく)ダイに印加される電圧を調整します。これにより、電源の出力とシリコン間の給電経路の寄生抵抗における電圧降下を補償できます。さらに精度を高めるために、耐放射線増幅器を使用して、示差測定が行われます。





第 2 の例として、LDO を使用した 1.8 V 電源の実装を図 6 に示します。

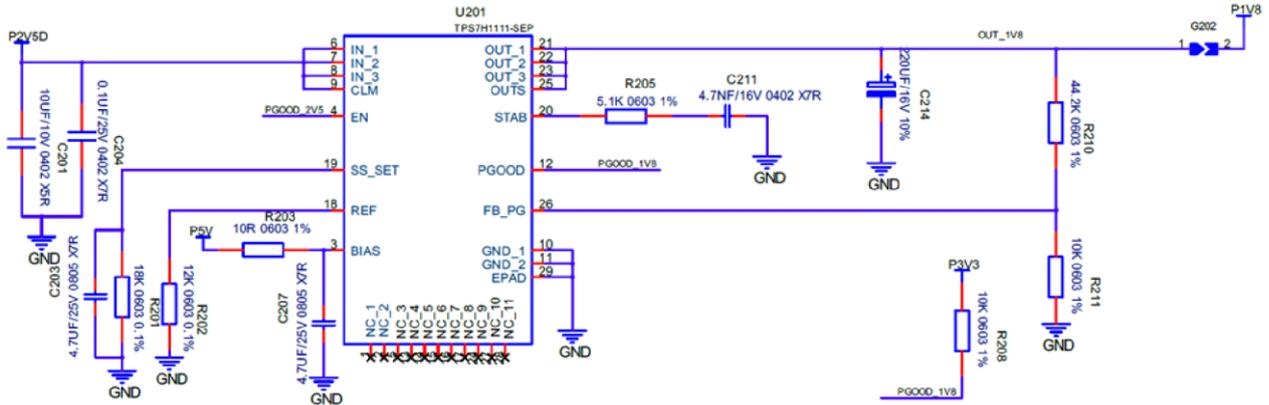


図 6: LDO を使用した 1.8 V 電源の回路図。

QLS1046 に搭載されている DDR4 メモリには、特定の電力要件があります。DDR4 メモリ用電源の実装に関する詳細は、[こちらの専用ホワイトペーパー](#)でご確認いただけます。

設計の最終段階はレイアウトで、この段階で TI の利用ガイドラインと EMC を考慮します。

## まとめ

このホワイトペーパーでは、QLS1046-Space、さらにより一般的には QLS1046-Space を搭載した宇宙用基板用の全体的な給電方式を実装するための各手順を紹介しています。QLS1046 Space 用基準設計キット (QLS1046-xGB-RDK) を例として取り上げ、これが実際にどのように実施できるかを説明しています。これにより、設計者は、TI の電源 IC を使用した完全な宇宙用実装を実現できます。電源を含む QLS1046-xGB-RDK の詳細設計ファイルは、Teledyne e2v から入手できます。前述のとおり、給電方式は、基板の個別要件、特に出力電流能力について調整する必要があります。

この給電方式は、LS1046-Space を単独で使用する基板にもほぼ流用できます。LX2160 の場合、同じ方式を適用でき、電源によっては、特に大きな電流を流すコア電源を強化する必要があります。



詳細については、以下宛てにご連絡ください:

**Thomas Porchez**  
アプリケーションサポート担当  
データ処理ソリューション部門  
[thomas.porchez@teledyne.com](mailto:thomas.porchez@teledyne.com)



詳細については、以下宛てにご連絡ください:

**Thomas Guillemain**  
マーケティング・事業開発担当  
データ処理ソリューション部門  
[thomas.guillemain@teledyne.com](mailto:thomas.guillemain@teledyne.com)

