



概要

このホワイトペーパーでは、人工衛星軌道上でのエッジコンピューティングの課題と必要事項、およびそれらを処理デバイスでどのように処理できるかを考察します。また、このホワイトペーパーではエッジコンピューティングを衛星軌道上で実現する際に課題となる様々な問題への対処方法を説明した後、それらの対処方法の適用例とそれぞれの対処方法の選択方法を示す複数のケーススタディを紹介します。

人工衛星で必要となる処理とその課題

人工衛星の様々な役割は、現代の生活に大きな影響を及ぼしています。衛星による位置ナビゲーション、世界共通の銀行システムや通信、更には地球の健全性や天候を監視し、場合によっては早期警報を発出する地球観測システムまで、人工衛星は世界中で毎日利用されています。これらの利用を支える衛星は、LEO から GEO までさまざまな軌道で運用されています。これらの衛星の大きさと寿命は様々で、重量が 1kg の最小 CubeSats 等の LEO で 1 年間程度、重量が 6,500kg の大型通信衛星に及ぶ GEO で 15 年間運用されます。

これらの衛星の運用には処理能力が必要です。処理能力は、衛星を正しい軌道に乗せるための重要な要素でもあります。ペイロードの展開とともに正しく安全な運用を確保するために、打ち上げロケットにも処理能力が必要となるためです。

この処理能力はマイクロコントローラ、マイクロプロセッサ、FPGA、ASICのいずれによって実装されるもので、その処理能力によって衛星が姿勢を制御し、地上局と通信し、衛星ペイロードを管理し、さらに最も重要なこととして、ペイロードの機能を実現できるようになります。



衛星のこの処理能力は、プラットフォームとペイロードという2つの要素に分かれます。プラットフォーム内の機器は、衛星自体の管理、運用を担います。その対象には、通信、姿勢制御、熱管理、電力管理などが含まれます。逆に、ペイロード機器は、衛星のミッションを実施します。通信、地球観測のほか、惑星間ミッションもこれに含まれます。プラットフォーム内の処理は、たとえば画像処理、カメラのインターフェース接続、通信ビームフォーミングなど、ペイロードの所定の機能を実現するために実装されます。

もちろん、これらの処理アプリケーションが宇宙空間で使用される場合、多くの地上アプリケーションよりもはるかに過酷な環境で使用されることとなります。これらの処理ハードウェアは、温度、衝撃、振動、放射線の影響に耐え、なおかつ所定の信頼性を実現することが求められます。

これらの課題のそれぞれは、さまざまな形で処理要素に影響を及ぼします。一般的にデバイスは低温ではより速く、高温ではより遅く動作するため、動作温度範囲が広いと処理性能に影響を及ぼすことがあります。また、より強い電流が必要とされる機器の起動条件も温度に影響されることがあります。高い動作温度では、電力損失の増大により、ディレーティング要件に影響が出る可能性があります。



衝撃と振動は、主に物理的な障害と考えられています。振動と衝撃が接続部やコネクタに加わった場合、システムの動作に短期的な影響を与えることがあります。

軌道上処理能力で主に重要視されるのは、耐放射線性能です。軌道上の放射線の影響は、主に2種類あります。それは、トータルドーズ効果（TID）とシングルイベント効果（SEE）です。TIDは、コンポーネントの電気的パラメータの経時劣化における長期的な影響です。一般的に、TIDは、デバイスのタイミングとワット損に影響を及ぼし、時には寿命が尽きる前にデ

バイスのパフォーマンスが低下し、ワット損が増大することがあります。TIDには、低ドーズ率増速劣化（ELDRS）と呼ばれる非常に興味深い要素があり、吸収線量が小さい場合にデバイスがより多くのパラメータ変化を示します。ELDRSは、主にバイポーラ技術とBiCMOS技術に影響を及ぼします。

2つ目の放射線による効果は、シングルイベント効果（SEE）と呼ばれ、より一般的に想定されているものです。SEEが発生すると、処理メモリ内でビットまたはマルチビットが反転します。しかし、SEEは一部の技術では破壊を引き起こすため、宇宙用途には破壊的ラッチアップ（SEL）を起こさないコンポーネントを使用することが重要です。

宇宙空間での処理に使用されるデバイスには、これらの影響を軽減するために開発者が講じる措置があります。最も一般的な措置は、宇宙用集積回路のQML VやQML Yのように、宇宙用として認定されたデバイスを選択することです。従来の宇宙アプリケーションでは多くの場合、コンポーネントの品質に対し、多大なコストと長いリードタイムがかかる要件が指定されます。新しい宇宙用途では、必ずしも適格ではないものの類似のミッションプロファイルでテストまたは使用された実績のある商用コンポーネントを使用することがよくあります。場合によっては、実績のない新しいコンポーネントが使用されることもあります。当然ながらプログラムにリスクがもたらされ

宇宙用処理ソリューションは多岐にわたり、以下のようなものがあります。

- ・ マイクロコントローラ（MCU） - 必要なメモリと周辺インターフェースを備えた、集積度の高い処理ソリューション。一般的に、マイクロコントローラの処理能力は低めです。
- ・ マイクロプロセッサ（MPU） - NV RAM、DDR RAMなどのサポートデバイスを必要とする高性能処理システム。周辺インターフェースを備えることもあれば、外付けブリッジによりインターフェースが確保されることもあります。一般的に、マイクロプロセッサは、高性能な処理が必要な場合に使用されます。
- ・ FPGA - プログラミング可能なロジックで、ロジックの並列性を利用して処理ソリューションを実現できます。例えば、画像処理や信号処理のパイプラインが実装できます。ステート・マシンを使用したり、複雑な制御構造にはLEON 3FTやNOEL Risc Vなどのソフトコアマイクロコントローラを使用することもできます。一般的に、FPGAは高性能処理とともにハードリアルタイム応答が求められる場合に使用されます。
- ・ 上記を組み合わせたデバイス。

もちろん、これらのソリューションはそれぞれ用途が異なるため、アプリケーションやミッションの要件と分析結果によって最適なものを選択することになります。

マイクロコントローラは、通信バスでデータを受信し、該当のコマンドに従ってシステムを構成するような低水準の制御と命令を統合するために使用されます。たとえば、撮像カメラの温度管理では、温度設定値が求められ、マイクロコントローラでPIDループが実行されます。マイクロコントローラは高度に集積されたソリューションであるため、実装アーキテクチャははるかにシンプルで、通常は電源とクロック供給以外のものは必要ありません。



より高性能が求められるアプリケーションでは、マイクロプロセッサと FPGA の両方を使用して、その用途における意思決定を行えます。マイクロプロセッサは、高度なフレームワーク（AI や ML など）を扱うだけでなく、逐次的な高性能処理が必要な場合に理想的な選択肢となります。FPGA は、柔軟なインターフェース接続を伴う高並列処理ソリューションを必要とする用途や、安全性確保のために高い決定性と応答性を必要とする用途に最適です。

たとえば、マイクロコントローラと FPGA、もしくはマイクロプロセッサと FPGA など、複数のソリューションが用途の要件を満たせる状況もあり得ます。このような場合、どのソリューションが技術面およびプログラム面のリスクを最も低く抑えられるかに関するシステムティックな知識と経験がソリューションの選択基準になります。



MCU、CPU、FPGA のいずれを選択、判断する重要な要素の1つとして、アプリケーションに求められる性能が挙げられます。プロセッサの性能を比較するには、1秒あたり百万命令数（MIPS）や1秒あたり浮動小数点演算命令実行回数（FLOPS）といった指標を用います。一般的に、これらの指標は、特定の数の MHz あたりの MIPS または FLOPS と定義され、開発者は、これらの指標を使用して、プロセッサの性能を指標化し、理解することができます。これにより、複数のコアの性能の指標化と理解も可能になります。また、同じ方法で、デバイス内の DSP リソースに基づいて FPGA の性能を判定することも可能です。これらの方法により、頻繁に実現可能で、GMAC または TMAC として与えられる積和サイクルとともに、関連する FLOPS を把握できます。しかしながら、このような指標はそのアーキテクチャがある種の演算または計算を行うのにより適していることを表すものではありません。

そこで、純粋な処理能力だけでなく最適なソリューションを選択するために使用できる複数の判断ポイントがあります。

1. **アプリケーション** - アプリケーションは本質的に直列的か並列的か？直列的なアプリケーションの例としては、ネットワークングや通信のパケット処理、衛星ペイロードの制御と構成などが挙げられます。並列的なアプリケーションとしては、通信処理や画像処理が考えられます。
2. **適格環境** - QML V のような宇宙認証は要求されているか？
3. **実績と技術対応度** - 選択した手法には宇宙空間での使用実績があり、技術対応度が技術的・プログラムのリスクを低減するために必要な程度にあることが実証されているか？実績がない、あるいは技術対応度が低いことで適用が禁止されるわけではありませんが、技術対応度を上げるための追加試験が必要となります。
4. **設計の再利用** - 過去のプロジェクトのモジュール、IP ブロック、アルゴリズムを再利用し、開発コストを削減できるか？
5. **ツールチェーンと補助インフラ** - 想定される対象デバイスを用いた開発を行うために必要なツールとライセンスを持っているか？例として、デバッガ、シミュレーション環境、ビットストリームライセンスやバイナリライセンスが挙げられます。
6. **電力管理と電力消費** - 多くの宇宙アプリケーションは、消費できる電力に限りがあります。このため、許容できる電力消費を考慮したデバイスの選定を行ったり、利用可能な電力管理手段（未使用の周辺装置をシャットダウンし、クロッキングを抑制して電力効率を高める機能など）を講じる必要がある場合があります。
7. **インターフェース** - データの入出力ができるか？



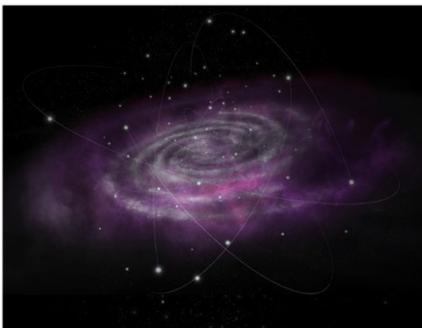
FPGA、MCU、CPU のどれを選択するかを判断する最良の方法の1つとして、重み付けピューマトリクスの使用が挙げられます。ピューマトリクスは、重要なパラメータをリストアップし、各パラメータにスコアを割り当てることで、複数のソリューションの候補が存在するなかで最も適切なソリューションを特定するものです。さまざまな事例を検証しながら、該当するアプリケーションにとって最も重要なパラメータとソリューションの選択肢を、ピューマトリクスを用いて提示します。

各種コンポーネント

宇宙用途に使用されるマイクロコントローラ、マイクロプロセッサ、FPGA には、多様な種類があります。宇宙アプリケーションに完全に適合すると認定されたデバイスから、新たな宇宙アプリケーション向けに選び抜かれた商用コンポーネントまで、さまざまな製品が存在します。プロセッサやFPGAの代表的なサプライヤとしては、AMD Xilinx、Teledyne e2v、Microchip、Lattice、NanoXploreなどが挙げられます。

ケース・スタディ

A. 熱管理

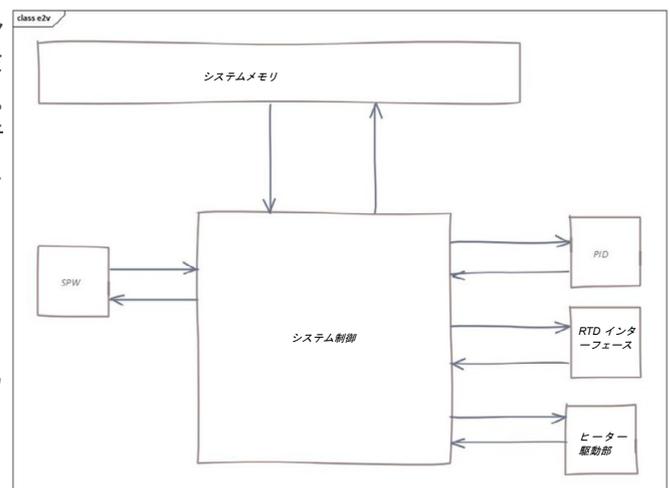


最初の事例として、プラットフォームの温度制御サブシステムを紹介します。これは、地球観測または学術的宇宙探査を目的とした撮像衛星に搭載されるのが一般的です。このペイロードは、撮像衛星の光学装置を制御する役割を担います。このシステムは、SpaceWire インターフェースで設定値と構成データを受信する必要があります。これらの設定値と構成データは、温度センサーをサンプリングし、光学装置を安定した温度に保つためのヒーター素子の出力に必要な駆動電力を計算するために使用されます。光学装置には、複数の白金 RTD センサーとヒーター素子が搭載されます。各ヒーター駆動部では複数の温度センサーからの温度入力を受けて、PID ループが実行されます。希望する設定温度と PID パラメータは、SpaceWire インターフェースで提供

されます。ヒーター駆動部と温度センサーの関連付けも、SpaceWire インターフェースで定義されます。これにより、柔軟性の高いソリューションが実現します。ただし構成レジスタは複数あり、場合によっては数百個にも上ります。動作中は、各 PID ループが動作し、ヒーター駆動部を更新します。すべての PID ループが実行されたら、システムは次に予定された稼働時間まで停止します。PID ループの更新時間は通常、SpaceWire リンク上で 5~20 秒に設定可能です。

この用途は直列性が高く、構成情報と制御情報を通信インターフェースで定義して、各 PID ループを順番に実行します。また、各 PID ループに関わる操作も順番に行われます。希望する数の温度センサーを読み取り、PID ループを実行し、更新されたヒーター駆動部を出力します。このソリューションの主な要件は、以下のとおりです。

1. SpaceWire インターフェースの実装。
2. 構成データの保存機能。
3. PID の実施。迅速さではなく、正確性が重視されます。高い処理能力は必要ありません。
4. アナログフロントエンド Platinum RTD とのインターフェース接続 - 一般的に低速 ADC が使用されます。
5. ヒーター駆動部は PWM 方式で、適宜アナログスケールリングが可能 - GPIO と PWM 素子が重要です。





	FPGA	マイクロプロセッサ	マイクロコントローラ	コメント
アプリケーション	1	3	5	PID アルゴリズム、大規模構成、システム管理
スループット	5	5	5	ソフトウェア・リアルタイムシステム
インタフェース	5	3	5	PWM、GPIO、I2C、SPI が必要
電力	3	1	5	低消費電力

このソリューションにピュアマトリクスを適用すると、このようなミッションでは MCU が正しい選択肢であることがわかります。このマトリクスから、用途、スループット、インタフェース、電力を考慮すると、マイクロコントローラが最適な選択肢であることがわかります。

SpaceWire 対応のための独自のインタフェース要件から、特殊な MCU または FPGA のいずれかが必要なことが分かります。FPGA ソリューションではメモリーマップ型の逐次処理を実行するために、著しく複雑化されます。この用途には MCU が最適ですが、このような単純な用途では、ベアメタル・ハードウェアの抽象化レベルのフレームワーク、またはスケジューリングと順序付けを支援するためなどに導入される単純なリアルタイム・オペレーティングシステムを使用して、マイクロコントローラを動作させることもできます。

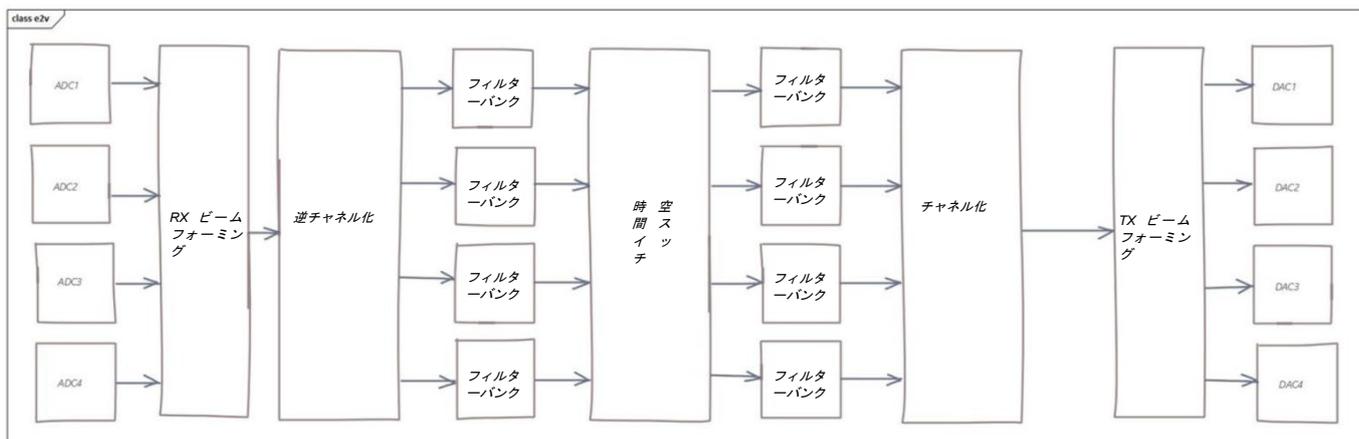
B. 通信



2つ目の事例は、一般的に GEO 同期軌道に配備され、世界規模の民生用通信および軍用通信を実現するために使用される通信プロセッサです。一般的に、これらの通信プロセッサは、受信した RF 波形を基に機能し、復号も再符号化も行いません。そのため、これらの通信プロセッサは、RF 波形を受信して逆チャンネル化し、必要に応じて信号を転送してから、チャンネル化とビームフォーミングを行います。そのため、信号を受信、生成できる高速、広帯域の ADC と DAC を使用する必要があります。これらの ADC や DAC とのインタフェース接続には、必要な帯域幅に対応するため、LVDS または CML の技術が使用されます。

処理には、複数の逆チャンネル化機能とチャンネル化機能 (IFFT 操作と FFT 操作) に加え、複数の ADC インタフェースと DAC インタフェースを実装できる高い性能が必要です。

通信用プロセッサは、全世界を対象とするスポットビームとダウンリンクとの間で双方向のデータ伝送を行う機能を備えています。このために、以下のアーキテクチャがよく使用されます。





必要なスポットビームに対しては、受信チャンネルと送信チャンネルでのデジタルビームフォーミングが必要です。デジタルビームフォーミングは、N 点 FFT を行って実施でき、FFT のサイズはビームフォーミング要素の数に依存します。動作周波数はサンプリングレートに依存しますが、このサンプリングレートは 500MHz~1GHz となります。個々のチャンネルを分離するための逆チャンネル化を行うには、ビームフォーミングが必要です。これは、重み付け重畳加算 FFT (WOLA FFT) を用いて行います。WOLA FFT は、チャンネル化と逆チャンネル化の両方に使用できます。WOLA FFT の乗算速度は、B をサンプルレート、K をチャンネル数とすると、 $\frac{1}{2} BK \log_2 K$ です。チャンネル間干渉が発生しないよう、チャンネル化処理の出力にフィルターバンクが使用されます。フィルターの乗算速度は 3K2B です。

たとえばサンプリングレートが 400MHz、チャンネル数が 100 チャンネルとすると、WOLA FFT レートは 132GMULps (1 秒あたり 1320 億回の乗算) に相当し、フィルターバンクは、チャンネル化フィルタリングを行うために相当数の乗算、すなわち 1 秒あたり 6 兆回の乗算を必要とします。2 回の WOLA FFT (チャンネル化と逆チャンネル化) が必要であり、処理量の確実性も高いため、すべてのステージを並行して実行する必要があります。

このソリューションにおける主な要件は以下のとおりです。

1. 複数の高速 ADC インターフェースと DAC インターフェースに対応すること。
2. 高度な並列処理 - 複数のチャンネルを一度に処理する必要があります。
3. S/N 比の向上を目的とした波形の復号と再生のための拡張が可能なこと。
4. リターンパスのビームフォーミング計算を実施する能力。
5. 電力効率に優れた処理ソリューション。

	FPGA	マイクロプロセッサ	マイクロコントローラ	コメント
アプリケーション	5	3	1	FFT、IFFT、時空間スイッチング、WOLA FFT など
スループット	5	1	1	高処理能力、ハードウェア・リアルタイム処理が求められる
インタフェース	5	1	1	高性能 ADC/DAC インターフェース
電力	3	3	1	消費電力が大きくなるが、良好な W/MHz 処理能力を発揮

この用途では、高性能と高いスループットが要求されるため、FPGA が適切な処理ソリューションとなります。最新の FPGA は、最大 22TeraMAC の処理を行えます。FPGA は、必要とされる 6 兆 3,000 億回の乗算が可能ですが、Arm® Cortex®-A72 プロセッサは、1.8GHz で 1 コアあたり約 140 億回の乗算を行えます。また、FPGA の I/O が柔軟かつ高性能で、高速な ADC や DAC に対応できることも選定理由の一つです。FPGA の並列性により、複数の FFT ブロックと IFFT ブロックを実装でき、複数チャンネルを同時に処理できます。1 つの FPGA ではソリューション実装には十分ではない場合、複数の FPGA を相互接続して使用することで、高速シリアルリンクを使用してソリューションを実装できます。FPGA は、消費電力が大きいかもかもしれませんが、この用途では、実装時のワットあたり FLOPS と設計要素の効率が最も高くなります。たとえば、構成内の未使用のチャンネルをクロックゲーティング処理することで、必要電力をさらに削減できます。

C. 地球観測衛星

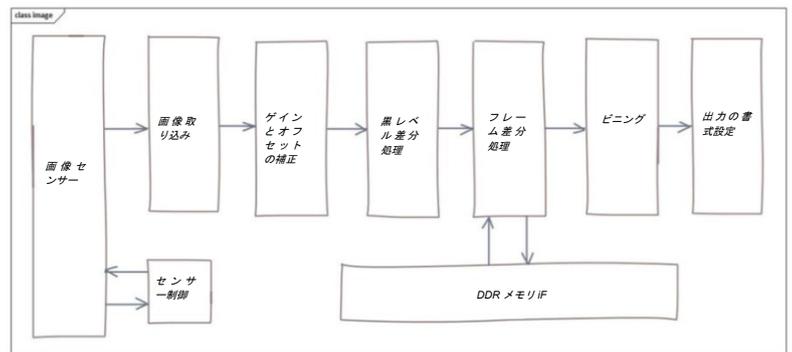
3 つ目の事例として、地球観測用撮像システムの事例を紹介します。このシステムは、上空から地球を撮影します。生成されるデータ量は相当なもので、EOS の観測方式では一般的なイメージセンサーで 3Gbps のデータを生成します。1,000km の地域で約 143 秒かけて、約 428.6Gbit (53.58GB) のデータが生成されます。このデータは通常、CML を使用して初期化されますが、カスタマイズしたものが、SMPTE などの業界標準のものとなります。



画像を取り込んだら、画像に被覆率（画像が雲で覆われている割合）を割り当てるために画像が後処理されます。撮像時、画像センサーがEOS撮像システムにより大容量の画像データを生成します。画像データを取り込み、フロントエンド電子機器に保存したら、これらの画像を被覆率を基に分類する必要があります。分類された画像と順位がデータ処理装置に渡されます。このアプリケーションの主要パラメータは、以下のとおりです。



1. 広帯域データ（カメラデータなど）を受信可能な高性能インターフェース接続
2. 高性能な並列処理 - 画像の受信と書式設定
3. 雲の被覆率の順位付けのために処理量の大きいMLインターフェースを実装できること
4. 画像タイルのバッファリング用の高帯域メモリに対応すること
5. 並列処理



	FPGA	マイクロプロセッサ	マイクロコントローラ	コメント
アプリケーション	5	5	1	画像取り込みと画像処理
スループット	3	3	1	画像取り込みに関するハードウェア・リアルタイム処理要件
インタフェース	5	5	1	高性能インターフェース
電力	3	3	1	消費電力が大きくなるが、良好なW/MHz処理能力を発揮

このような用途では、FPGA または高性能マルチコア処理ソリューションのいずれかを利用して、画像を受信して機械学習推論を実行できます。高性能なマルチコアプロセッサソリューションを構築するには、画像の受信、画像処理、転送時の書式設定など、特定のタスクを特定のコアに割り当てる必要があります。ベクトル処理拡張機能と単一命令多重データ処理（SIMD）をサポートするアーキテクチャ機能により、所定の性能を確保することができます。また、高性能なマルチコアソリューションにおける実装には、システムレベルの機能を抽象化できるオペレーティングシステムを導入する必要があります。OS としては Embedded Linux や RTEMS が多く導入されていますが、より高度な安全性が求められる場合は、リアルタイム OS を採用してこれらのアプリケーションに対応することもできます。画像処理アプリケーションの開発には、OpenCV などのライブラリを活用することも可能です。

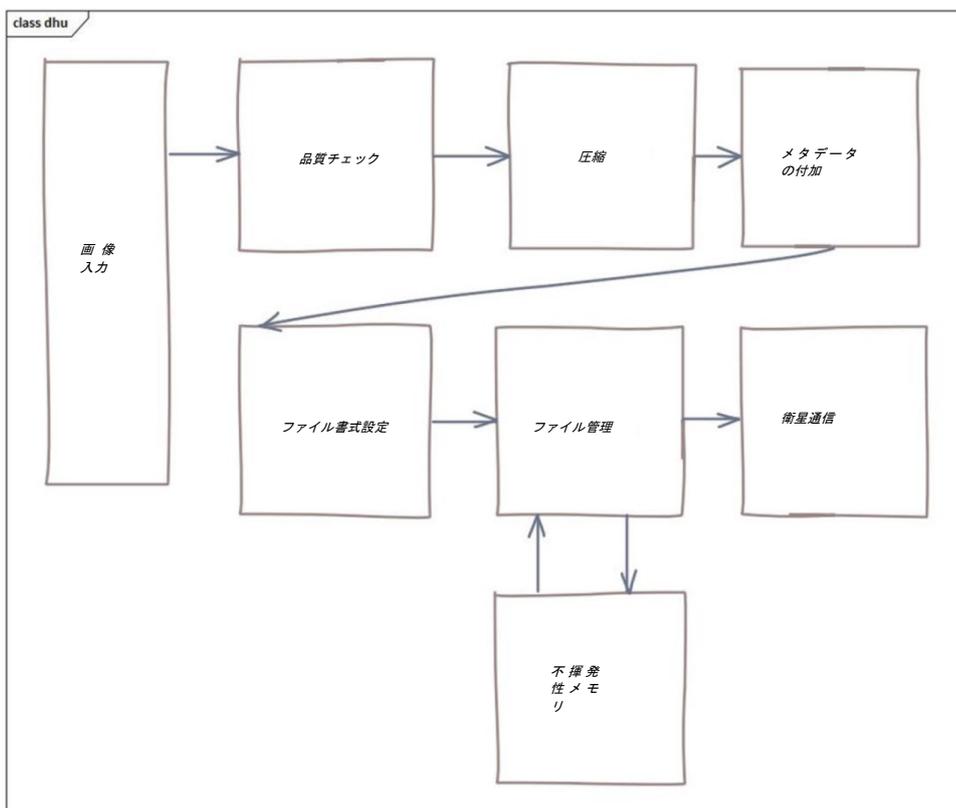
ソフトウェアベースの手法の主な利点の1つとして、プロジェクトの開発期間が FPGA 開発の場合と比較して大幅に短縮できることが挙げられます。たとえば、FPGA の開発期間は、ESA への準拠などの規制環境によっては、かなり長くなる場合があります。ソフトウェアアプリケーションの開発では、OS や一般的に使用されているライブラリなどが提供する機能を活用できます。



また、ソフトウェア開発では、ソフトウェアのデバッグ中にレジスタ、メモリー、変数を確認しやすいため、システムでの試運転やデバッグが容易になる場合もあります。また、ビルドや検証の時間が大幅に短縮されるため、ソフトウェア開発時間も大幅に短縮されます。

FPGA とプロセッサベースのソリューションのどちらを選択するかは、組織の実績、スキルベース、優先順位によって決まります。

D. データ処理装置



最後の事例として、データ処理装置（DHU）を紹介します。画像処理衛星では、DHU がフロントエンド電子機器（カメラインターフェースなど）から画像を受信して圧縮し、ファイルシステムに保存し、要求に応じて地上に送信するために再呼び出しを行います。つまり、DHU は、運用の撮像段階で取得される画像のデータレートに対応し続ける必要があります。また、受信した画像を圧縮し、後に地上へ送信するためにファイルシステムに保存する必要があります。地上への送信中、DHU は要求された画像をメモリからRFリンクに転送します。この用途の主要パラメータは、以下のとおりです。

1. 撮像段階を支える高性能処理機能
2. ファイル書式設定の管理機能
3. NV RAM システムからの画像復元を行えること
4. 優れた処理量で可逆圧縮を行えること

	FPGA	マイクロプロセッサ	マイクロコントローラ	コメント
アプリケーション	5	5	1	画像圧縮とファイル管理、衛星システムとの通信
スループット	3	3	1	圧縮には高処理能力が必要、
インターフェース	5	5	1	10G、PCIe などの標準的な高性能インターフェースを採用
電力	3	3	1	消費電力が大きくなるが、良好な W/MHz 処理能力を発揮

フロントエンド電子機器からのデータ受信は、PCIe や 10G イーサネットなどの標準的な高速インターフェースを用いて実現できます。フロントエンド電子機器に接続されるデータレートを 3Gpbs と仮定した場合、PCIe と 10G イーサネットの両方で十分な帯域幅を確保できます。



可逆圧縮を行うために、JPEG-LS、JPEG-2000、CCSDS に準拠した方式などの圧縮アルゴリズムが使用されます。可逆圧縮率を 50% と仮定すると、1.5Gbps のデータをこれらのアルゴリズムのいずれかを用いて圧縮する必要があります。Arm A72 のようなマルチコアプロセッサは、1 コアあたり最大 14GFLOPS、クアッドコアソリューションでは最大 56GFLOPS の処理能力を発揮できます。この程度の性能であれば、簡単に目的の機能を実現できます。圧縮された画像は、ファイルシステム（EOS ミッションでよく使用される SAFE ファイル形式など）に保存する必要があります。そのため、多くの場合、画像タイルの保存と復元を管理するシステムが必要です。

このシステムでは、並列処理と逐次処理を組み合わせた高性能な処理が必要となります。そのため、画像タイルを受信し、圧縮を実行できる高性能なプロセッサが最適な選択肢となります。衛星との通信、ファイル管理システムの管理、不揮発性メモリー内のファイルの取得と管理のための逐次処理が必要となります。

結論

衛星は、そのミッションを達成するために、多大な処理能力と機能を必要とします。最適な機能の選択に際しては、用途、処理量、インターフェース、電力など実装に直接関連する要素を含め、複数の選択基準があります。また、技術面の対応可能性、企業の実績やスキルベースも選定基準に影響します。アプリケーションごとに選択基準は異なりますが、出発点として、適切な技術に関するきめ細かい指標を示す最初の意思決定マトリクスを設定できます。

	最適	要検討	検討不要
高性能なハードウェア・リアルタイム応答	FPGA	マイクロプロセッサ	マイクロコントローラ
高性能撮像または AI/ML	マイクロプロセッサ / FPGA		マイクロコントローラ
高性能データ処理	マイクロプロセッサ	FPGA	マイクロコントローラ
システム構成	マイクロコントローラ	FPGA	マイクロプロセッサ

エンジニアにとって重要なのは、さまざまなツールを候補として想定して、目の前のタスクに最適なものを選択することです。



詳細は、私にお問い合わせください

Yuki Chan

マーケティング&コミュニケーション マネージャー
yuki.chan@teledyne.com



詳細は、私にお問い合わせください

Marc Stackler

セールス兼アプリケーションエンジニア
marc.stackler@teledyne.com

