

新しい光リンクにより包括的なマイクロ波新しいデータコンバーター・インターフェースが実現し、柔軟なシステム全体の決定性が保証される

2022年7月



TELEDYNE e2v | Semiconductors
Everywhereyoulook™

銅配線コッパーではなく、光ケーブルでマルチチャネルのマイクロ波無線システムを構築できたら、と想像してみてください。このパラダイムシフトには、次のような複数の利点がありそうです。

- サンプル、制御データ、設定データ、基準クロック、同期信号を光ファイバー経由でストリーミング送信することにより、無線フロントエンドの設計と信号分配を簡素化しながら、同時にケーブルの質量を削減できる。
- 将来の無線設計において銅信号コッパー配線をなくすことで、建築上設計の自由度と柔軟性を高めると同時に、クロストークとチャンネル間干渉を低減して、性能を向上させることができる。
- この光ファイバーコンセプトにより、フロントエンドのアナログ設計とバックエンドのデジタル信号処理の分離が実現され、高度な電子ビーム方向走査により運用効率が向上した完全なデジタルアンテナの到来が予見されます。

ここでは、この光リンク仮説の可能性を検証するために Teledyne e2v が導入した実験手法を詳述し、その開発状況を確認説明します。

広域データセンターで広く使用されているは光リンクの多さが幅広く普及していることを考えると、最初はこの光伝送の構想が特に革新的とは思えないかもしれません。補足欄にまとめているとおり、光ファイバーの使用には大きな利点があります。しかしながら、無線設計の分野では、解決しなければならない新たな技術的課題があります。ここで、この手法は、アナログ信号環境ドメインとデジタルドメインの間ですべて

プロジェクトの目標

これまで、広帯域データコンバーターとデジタル信号プロセッサの接続には、コッパーによる 2 種類のリアルインターフェース方式が使用されてきました。業界標準の JESD204 リンクと、Teledyne e2v のライセンス無料の ESistream です。

光データリンクが現代のグローバルブロードバンド・バックボーンを支えているにもかかわらず、今日まで、無線のフロントエンドの設計において従来の銅線コッパー配線を置き換える取り組みはほとんど行われていません。そこで、光データリンクブリッジのプロトタイプ機能と制約を探るため、光デジタルハーネス (ODH) プロジェクトが立ち上げられました。その目的は、4 種類のシステム信号を確実に伝送することです。言わずと知れたサンプルデータ以外の 4 種類のシステム信号は、以下のとおりです。

- 基準クロック

の信号を伝送することを目的としているため、低速制御信号を管理し、基準クロック分配を処理して、決定論的なマルチチャネル同期を確保する必要があることを強調しておくことが重要です。非常に望ましい電子ビーム方向走査機能を利用しやすくするには、信号の空間 (位相) 情報を保持する必要があるため、この点が重要となります。

光ファイバーの利点

- 性能の向上 - クロストークなし、電磁干渉 (EMI) なし
- 20 m 以上の長距離通信が可能
- 軽量化、データ密度の向上

FPGA の費用対効果の高いデジタルリソースである FPGA を使用して構築された実験データ用に、高度なエンコードエンジンとデコードエンジンの設計と合わせて選択された上位アーキテクチャーについて説明しますを実装するアーキテクチャーは広く知られています。システム全体の決定性を維持する方法とともに、プロジェクトの一般的課題を正確に特定し一方で、効率良く機能するシステムをどのように実現するかというのはプロジェクトの永遠の課題です。うれしい幸運なことに、この手法はうまくいっています FPGA を利用したアーキテクチャーは、こういった課題の解決策になります。読者の皆様は、以前の MWJ¹ の記事で先に紹介した Teledyne e2v のマイクロ波ソフトウェア化機能リゼーションに関する記事での 1 つの要素について、ここでその理解を深めることができるでしょう。

- SPI および汎用 I/O (GPIO) を含む、周波数が約 100MHz 以下のすべてのシングルエンド信号
- システム全体の決定論的サンプリングを容易に行えるよう設計された独自の同期信号
- データコンバーターのサンプルデータ

Teledyne e2v のデータコンバーター分野では、決定性 (すなわち望ましくない疑似乱数準不安定性の軽減) は、同期チェイニングと呼ばれる新しい方法によって保証されています。これは、同期ラグとともにシンプルなシングルエッジ同期信号を分配し、多数のコンバーターの大規模並列処理システムに同期を維持させる方法です。ただし、銅線コッパーでは比較的単純な方法で容易に実現対処できた問題対処が、光ファイバー伝送レイヤーへの移行方式でより困難となりは大きな問題になることがあります。

¹ 「確定的デジタルフェーズドアレイ制御を光ファイバーで実現できるか?」、MWJ 2021 年 11 月



光ファイバーを使用した実験用プロトタイプは、銅線コッパーの代替品としての光ファイバーの適性を評価し、温度等の環境要因による性能への影響を特定できるように設計されています。最初の実験段階では、物理

的なファイバーリンクはわずか 10 メートルで、マイクロ波 RF アナログの領域ドメインとデータ処理の領域ドメインを明確に分離できます。

光デジタルハーネスの導入

このプロジェクトの開始時に特定認識された主な課題は、以下の 2 つです。

1. 比較的遅い制御信号のうち最も重要なものを確実に伝送すること。
2. 複数のコンバーターと、エラー無しで決定論的に同期することで、システムレベルの決定性を保証し、それにより同期サンプリングを保証すること。この件については、現時点ではまだ進行中です。

ファイバーリンクを使用した以前の取り組みについては、制御信号とデータを組み合わせた文脈で説明しています。方法は、既に試みられています。英国のリンカーン大学が発表した小論文では、単一の光リンクで送信される SPI データと GPIO データを集約する、FPGA を使用したプロジェクト 2 について解説されています。

この論文では、伝送距離の延長に対応したデータ符号化の手法について説明しており、発生している課題を明らかにしています。まずは、以下の結論が得られました。

- ・ 確実にリンク同期を確立するには、マスター基準クロックが必要である。
- ・ 符号化が重要な成功要因である。解説されている例では、8b/10b 符号化が他のより単純な符号化方式（排他的論理和 (XOR) やグレイコードなど）より数段優れていることが証明されています。
- ・ 最後に、この実験のようにレイテンシが重要な場合として、著者はリンクの再同期によって既知のシステム・レイテンシがどのように補償されるかを詳述しています。

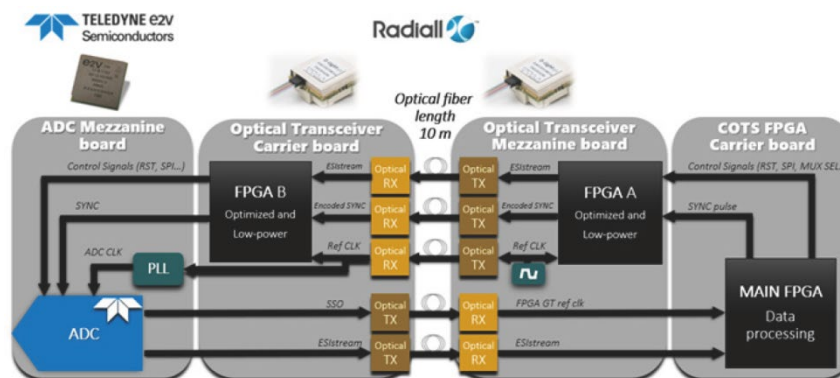


図1 光デジタルハーネスの概念設計

この先行実験は、現在のプロトタイプを強化するための基礎となるものです。ここで提示している新しいソリューション（図 1）では、システムの GPIO メッセージおよび SPI メッセージから直接生成される低速制御ベクトルをフォーマット、集約、直列化することを目的としており、費用対効果が高く、消費電力が少な

いプログラマブルロジックデバイス（ここでは FPGA）を単純な符号化エンジンとして設定使用しています。次に、符号化されたメッセージベクトルが基準クロックおよび個別符号化同期信号とともに、3 本の並列光レーンに伝送されます。

² デジタルシステム固有の擬似乱数的動作である準不安定性により、チャンネル間の同期がさらに複雑化します。この複雑性は、注意深い設計によって軽減できます。



試験の実施

プロトタイプは、既存のハイエンド IC 評価システムを基に製作しました。これは EV12AQ600 用の最先端のマイクロ波フロントエンドカードで構成されるシステムが選択されました。このクワッドチャネル、12ビット 6.4 Gsps 広帯域 RF ADC は、最大 6.4 GHz のサンプリングが可能で、プロトタイプ製作に適した FMC ベースのターゲット ADC とマイクロ波フロントエンドカードなりに実装されています。EV12AQ600 は、標準的な FPGA キャリアカードフォーマット (FMC) コネクタを使用して、強力な信号処理 (DSP) カードに直接取り付けられるよう設計されています。FMC は、既存の相互接続を必要に応じて遮断できるため、図に示すとおり、変更後の光ファイバー利用デジタルトランスポート層には最適な挿入点となります。

FMC の区切り点を埋めるために必要なさまざまなデジタル制御信号とクロック信号を考慮すると、リモートレーザADC に向かう制御信号用に 3 つの個別ファイバーチャンネルが必要です。さらに、2 つのチャンネルが DSP カードに戻るデータと SSO 通信を処理します。

実用的なソリューションに焦点を当て、最も費用対効果が高く、消費電力が小さいプログラマブルロジックデバイス (PLD) を探すことになりました。市場を調査した結果、Artix 7 FPGA がコードエンジンに合う選択肢として浮上しました。

2つの主なシステム面の課題

このプロトタイプでは、2つの核心的問題に対処しています。2つの革新的問題とそれは、以下のとおりです。

1. 非切り替え状態遷移しない同期信号を符号化し、システム全体に適用するための堅牢な光同期チェーンソリューションを確立して、決定性を確保すること。
2. フルレートのリッククロックの伝送を保障すること。

システム全体の決定論的同期の実現

同期チェイニングについては、以前の記事でも数回何度か紹介したとお通り、銅線コッパーに代わる真に有用な光通信を実現証する上で、ことはこのプロジェクトにとっての重要な成功要因となります。

光ファイバーによる堅牢な同期配信に移行する際の課題は、比較的遅い 10 ns のロジックレベルの変化によって同期信号が出力されることです。同期が性質上「クロック制御されない」ことを考えると、その正確なレベル遷移を光ファイバー上でどのように伝送すればよいのでしょうか。

図 2 に示すシステム区分の分割案を参照すると、将来の実装に備えて、符号化エンジンのリソースを DSP FPGA に簡単に統合して費用対効果を高められることが明らかです。現在使用されている Artix 7 のリソースは、5%未満です。プロトタイプの利便性とプログラミングの容易さから、符号化エンジンは、初期の設計では個別ブロックのままとなる予定でした。

また、復号側もローカルクロック発振器の生成する基準クロックへのリモートアクセスが必要なため、プロトタイプの復号側にはローカルクロック発振器がどうしても必要なため、この基準クロックを光伝送する必要があります。物理層は、Radiall D-lightsys® VCSEL 光ドライバーを使用して実装されています。これらのドライバーは、100 MHz~10 GHz のデータ転送速度に対応しており、この範囲ではクロックジッターが少なくなっています。Radiall の堅牢な D ライトポートフォリオには、3 段階のデータ転送速度 (10 Mbps、5 Gbps、12 Gbps) と複数のパッケージオプションが揃えられています。これらのコンポーネントは、送受信用に 4 チャンネルデュプレックス・トランシーバーまたは 12 チャンネルシプレックス・トランシーバーとして構成されできます。これらのドライバーは、プロトコルに依存せず、標準的な LVDS と CML の両方の電気インターフェースを備えています。

マンチェスター符号化方式は、シンプルな位相偏移キーイング技法で、これが適切な選択肢となります。バイナリデータは、クロックの位相をゲート制御します (図 2)。中央ビットのレベル遷移を効果的に保証し、銅線コッパー・インターフェースの直流バランス維持に役立ち、光リンクがロックされたままでも同期アサーションを区別できるように、定期的なデータエッジソースを提供します。

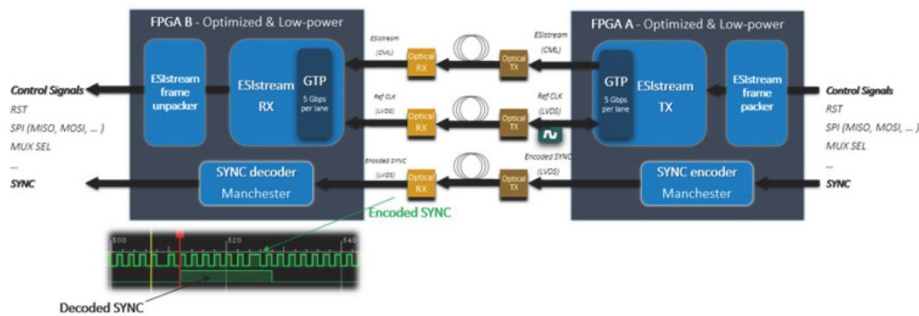


図2 同期エッジのマンチェスター符号化方式

マンチェスター符号は、同期信号と、システム全体にすでに求められている基準クロックの排他的論理和 (XOR) を取ることで簡単に実装されます。このように、同期アサーションの前に先行してゼロが連続的に発生しても、受信器が基準クロックの半周期以内に同期信号のローからハイへの遷移を記録認識します。ちなみに、レイテンシは、システムレベルの同期に影響を及ぼすことがあり、銅線コッパーを利用したリンクで決定性を確保する際の課題の1つとなっています。光ファイバーを使用すると、レイテンシが銅線コッパーよりも桁違いに低くなります。そのため、マルチレイ・システム間で異なる同期信号の移動伝送時間を調整することは、大部分の実用例においてほとんど問題にはならず、光ファイバーを利用する方が利点があります。

フルレートのリッククロック

これがうまくいくかどうかは、2つの要因にかかっています。1つ目は、符号化エンジンのデジタル設計です。さらに、符号化エンジンは、クロックエッジを識別し、基準クロックに同期する組み込みPLLの機能を利用します。符号化エンジン以外のもう1つの要因として、光リンクの特性が挙げられます。光リンクの性能は、幅広いデータ転送速度において変化します。このため、光トランシーバーは、内部電流変調制御を行います。プロトタイプのパフォーマンスのこの側面はまだ特性評価されておらず、プロジェクトが温度に対する性能に注目を評価するのに合わせて際に、より詳細に調査される予定です。

現時点での成果

徹底したデジタル・シミュレーションを行っても、実際の動作確認は、ハードウェアが完成し、電源投入準備が完了しなければ行えません。当然ながら、厳密なチェックを行ったにもかかわらず、初期設計にはいくつかの小さなハードウェア面の不具合が紛れ込んでいたため、若干の手直しが必要でした。

最初の電源投入も上手くいきませんでした。包括的な徹底的なシミュレーションを行ったものの、受信側が

基準クロックにロックできなくなる問題の原因を突き止めるのは難しいことが判明しました。受信したシリアル化基準クロックの品質に疑念が生じ始めました。基準クロックのレートを EV12AQ600 の公称最大値 12.8 Gbps から大幅に下げて 9.0 Gbps (4.5 GHz の基準クロック) にしたところ、ようやく所望のリンククロックが発生したことで、この原因が明らかになりました。



この下限機能動作点は、所望の最大 ADC 出力データ転送速度の約3分の2ですが、ロックリンクが確立され、今後、基準クロックを段階的に引き上げ、リンク特性を最適化することにより究極的な性能目標を達成できることが確認できたことには満足できますものと考えています。ロックが確立されたことで、特に以下の複数の重要な運用リンクパラメーター、つまりこのプロトタイプの中心的な仮説が正しかったことが確認されました。

1. マルチレーン光リンク方式は、低速制御と高速データを組み合わせた有効なトランスポート層となる。

2. 符号化と復号のソリューションにより、少なくとも現行の光トランシーバーの動作範囲内で、光ファイバー経由の所望のすべてのインターフェース信号に関する要望に対応できる。
3. 重要な同期信号の符号化と復号に成功したことが確認された。これは、将来のフェーズドアレイ無線設計に対応していることを裏付けられる重要な成果である。
4. 光ファイバーは、無線フロントエンドのアナログ信号とデジタル信号の処理バックエンドの物理的分離に完全対応する。

結論

フルレートのデータ信号には到達していませんが、試験設計は、目標よりも遅いデータ転送速度であっても、10メートルの光ファイバーで堅牢さを維持できることが証明されました。

また、リンク同期が確立されたら、リンクロックの損失やビットエラー率（BER）の変化がすることなくとも、プロトタイプは停止せずに動作します。さらに、Radiallの光トランシーバーは、光変調電流をデジタル制御できます。これにより、光通信の特性をさらに調整できます。さらに最適化すれば、データ伝送能力を拡大して、12.8 Gbpsのフルレート伝送を早期に実現できると考えられます。

開発チームが成功を主張するには、複数の重要課題をさらに検証する必要があります。

その中で最も重要なのは、単に1か所つの受信場所端で同期信号の復号を実証するのではなく、より幅広いシステムレベルの決定論的マルチチャンネル運用が可能であることを検証することです。さらに、温度や電圧の変化など、さまざまな環境条件下でも決定性を維持できることを確認することも重要です。

時間が経てばわかることですが、今日までの進歩は心強いもので、私たちは、最先端のデジタルスマート・マイクロ波アンテナ設計への大きなパラダイムシフトの瀬戸際に立っているのです。



詳細は、私にお問い合わせください

Yuki Chan,

マーケティング&コミュニケーション
マネージャー

Yuki.chan@teledyne.com



詳細は、私にお問い合わせください

Marc Stackler,

セールス兼
アプリケーションエンジニア
Marc.stackler@teledyne.com

