

衛星軌道上でのマイクロプロセッサとFPGAによる
エッジ・コンピューティング

2022年1月

ラジャン・ベディ博士



ラジャン・ベディ博士はSpacechipsのCEO兼創立者です。同社は通信、地球観測向けのLバンドからKバンドの超高性能な内蔵プロセッサ、中継装置、OBCを設計・構築しています。また宇宙電子設計コンサルティング、アビオニクステスト、技術マーケティング、ビジネスインテリジェンス、トレーニングサービスも提供しています (www.spacechips.co.uk)。Twitterでラジャンに様々な相談することも可能です。 <https://twitter.com/DrRajanBedi>

Spacechipsの設計コンサルタントサービスは衛星や宇宙船のサブシステムを開発し、顧客に適切な部品選定方法、設計方法、テスト方法、組み立て方法を助言しています。

はじめに

衛星オペレーターが扱うデータ量は日々増えてきており、大量のデータをクラウドにダウンリンクして地上で後処理するのではなく、衛星側で付加価値のあるデータ処理が行われることを望んでいます。既存の宇宙グレードの半導体技術やRF帯域幅の制約により、リアルタイムで処理できるデータ量が限られます。また、ダウンリンクのニーズがITU規制に反するためにこれらの理由でミッションの野心を捨てなければならなかったお客様を何人か知っています。

エッジのようにできる限りデータソースの近くで演算処理を行う機器は、複数のセンサーから送られてくる大量の情報をリアルタイム処理できますが、厳しい環境条件、小型化、低消費電力化が求められます。衛星軌道上で分析処理をすることで、RFダウンリンクの伝送遅延と帯域幅が大幅に削減されます。データ処理の重心を生データの起点側に効率的に移しているのです。

本投稿では、エッジにおけるマイクロプロセッサとFPGAによるプロセッシングについて議論したいと思います。あるアプリケーションでは、RF、LIDAR、イメージング、GNSSなど、さまざまな帯域幅を持つ複数のセンサーから大量のデータを取り込みます。また、リアルタイムで重要な決定（例：衛星の状況監視向けのオブジェクトの認識と分類。つまり、味方/敵の区別、宇宙ごみ衝突回避、高解像度ビデオ地球観測、宇宙探査の現場利用、資源利用）を下さなければなりません。また機械学習技術を利用して軌道上の分析を抜き出す自律的なオンボードプロセッシングの傾向も高まっています。

衛星軌道上でのマイクロプロセッサとFPGAによる
エッジ・コンピューティング

2022年1月

ラジャン・ベディ博士



既存のソリューションと限界

マイクロプロセッサやFPGAをベースにしている現在のオンボードプロセッシングは、どちらも衛星軌道上でのAI処理に最適化されていません。マイクロプロセッサは複雑な意思決定や制御に適しており、FPGAはデータ移動やビットオリエンテッドな処理およびインターフェース接続に優れています。しかし既存のソリューションでは、線形代数、マトリックス、ベクター処理を効率的に処理できません。また、自律的機械学習、AI推論および特徴検出・分類向けのニューラルネットワークの実装のために必要な低電力での並列処理もできません。

商業界では、元はゲーマー向けに開発されたGPUが暗号化、財務モデリング、ネットワーキング、AIなど多様な計算タスクを高速化するために使われています。GPUは複数のコアと並列処理を使用して数千のスレッドを同時に実行し、マイクロプロセッサよりもかなり高速かつ低コストで動きます。これにより数秒、数分または数時間単位ではなく、数ミリ秒単位で複数のセンサーからデータ集約型の分析計算が可能になります。GPUは保存された大量の情報に対して、同じ操作を繰り返し迅速に実行できるよう最適化されていますが、CPUは複雑な条件分岐処理に適しています。

現在、約30種類の宇宙グレードのマイクロコントローラー、マイクロプロセッサ、FPGAおよび専用DSPエンジンがありますが、衛星に搭載できるエッジベースのアプリケーションに検討できるのはこれらのごく一部です。多くの既存デバイスには演算処理能力や低レイテンシーのメモリ/IOインターフェースがありません。一部の製品では、大規模で高価な熱管理ソリューションが必要で大量の電力を必要としています。[以前](#)、安全な運用と信頼性の最大化を実現するために、宇宙環境に適した半導体を低温に保つ方法を解説しました。表1は、私が検討した従来の標準プロセッシング製品です。以下にリストされているFPGAの場合、指定された性能はリソース数とクロック周波数に基づく理論上のピークです。

仕入先と部品番号	パフォーマンス (DMIPS)	メモリ (MB)	電力消費 (W)	寸法 (mm)
AAC Kryten-M3	62.5	8	0.4 ~ 1	96 x 90
BAE RAD750 3U	435	1,000	11 to 12.2	100 x 160
BAE RAD750 6U	260	48	11 ~ 14	233 x 160
BAE RAD5545	2,600	4,000	35	TBC
CAES DS4350272	44 ~ 95	256 SRAM + 8 NV	< 5	100 x 177
DDC SCS750	1,800	64,000	7 ~ 30	6U x 160
SEAKR Medusa	2,450	1,000	TBC	TBC
SEAKR Athena	2,450	1,000 + 4,000 NV	16	TBC
Spaceteq GR712	160	256 + 512 NV	< 5	233 x 166
ZIN SBCFA1000	30	2 + 0.5 NV	TBC	127 x 101.6

表1: 既製の宇宙グレードのオンボードプロセッシングソリューション

衛星軌道上でのマイクロプロセッサとFPGAによる エッジ・コンピューティング

2022年1月

ラジャン・ベディ博士



オンボードデータ量が指数関数的に増加すると予測されるため、どのような種類のプロセッサを負荷の高いエッジベースのオンボード処理に使えるのでしょうか？MPUとFPGAのどちらが優れているのでしょうか？ESAの最近のオンボードデータプロセッシングワークショップでは、現在の懸念事項、傾向および将来のニーズが明らかになりました。

衛星搭載エッジプロセッシングを妨げている根本的な技術的制約は次のとおりです。

1. 大容量、低レイテンシー、低電力、宇宙グレードのメモリ不足。現在、高速な宇宙グレードのストレージは、揮発性DDR3/DDR4 SDRAMに限られています。以前に説明したように、1TBのオンボードストレージには64ビット16GBのチップが必要で、合計17Wの電力を消費し、152.3cm³の物理的スペースと468,060英ポンドのコストが必要です。これはどのレベルでも通用する実装ではなく、宇宙環境に適した不揮発性メモリは非常に低速です。
2. 必要な処理能力を提供する宇宙アプリケーション用の電力効率に優れたマイクロプロセッサやFPGAの不足。過去10年間、65nmと20nmSRAMベースFPGAは20Wのペイロードプロセッシングを提供し、28nmフラッシュベースデバイスは低消費電力ソリューションを提供してきました。超ディープサブミクロン性能、ロジック集積度およびリソースにより、消費量が増加しています。必要な性能を備えた宇宙環境に適したMPUは、30W超を消費します。
3. 既存の宇宙グレード、マイクロプロセッサまたはFPGAが、複数のセンサーからのインプットを効率的に融合・処理できない。大量の情報をプロセッサ同士でやり取りすると、データ集約型計算でパフォーマンスのボトルネックが生じます。
4. 既存の宇宙グレードのマイクロプロセッサやFPGAが、オブジェクトの識別・分類のためのディープ・ラーニングアルゴリズムを効率的に実装できない。

エッジベースプロセッシングのための新たなソリューション

軌道上でのエッジベースのオンボードプロセッシングを必要とするアプリケーションを実現するため、最新のFPGAおよびマイクロプロセッサは上記の制限に対し以下のように取り組んでいます。

1. [以前](#) ブログで解説した小型フォームファクターでの高速（最大2,400MT/s）、4GB、宇宙グレードDDR4メモリの可用性。このSDRAMのハードウェアデザインインについても [説明](#) しました。
2. 低電力の28nmフラッシュFPGAは、消費電力を削減し、よりエネルギー効率の高いマイクロプロセッサにより、GFlops/W基準が増加しています。
3. 2020年以降、テレダインe2vの耐放射線性、QLS1046-4GB、演算負荷の高いマイクロプロセッサには、パケット解析、キュー管理、ハードウェアバッファ管理および暗号化を強化するためデータ・パス・アクセラレーション・アーキテクチャ（DPAA）が組み込まれており、IEEE 1588高精度時間プロトコルをサポートしています。また、2020年以降、Xilinxの[XQRKU060](#)は、データパス、I/Oおよびメモリインターフェースを低レイテンシーに最適化することで、情報フローと処理量を向上させています。
4. 次世代の7nm FPGAには、線形代数の処理に最適化された専用AIタイルが組み込まれており、ディープ・ラーニングアルゴリズムの性能を加速します。QLS1046-4GBの4つのコアには、それぞれNEONのようなネイティブのベクトルコアプロセッサが搭載されています。

衛星軌道上でのマイクロプロセッサとFPGAによる
エッジ・コンピューティング

2022年1月

ラジャン・ベディ博士



表2では、最新の宇宙グレードFPGAおよびマイクロプロセッサを比較しています。FPGAは再構成可能なロジック、MPUおよび効率的なベクター処理を実現するためのAIタイルを含む次世代のパーツを組み合わせたものです。緑でリストされているFPGA/MPSoCの場合、指定された性能はリソース数とクロック周波数に基づく理論上のピークです。実際の計算レベルは、これらの使用方法、実装方法、メモリおよびI/Oの使用状況によって異なります。ソフトコアRISC CPUなどの便利な比較を表2に示します。KU060とVersalデバイスの高度な並列処理能力は、それらの大きなTOPS値に反映されています。

仕入先と部品番号	パフォーマンス (DMIPS) TOPS/DMIPS	メモリ (MB)	電力消費 (W)	Size (mm)
AAC Kryten-M3	62.5	8	0.4 ~ 1	96 x 90
BAE RAD750 3U	435	1,000	11 to 12.2	100 x 160
BAE RAD750 6U	260	48	11 ~ 14	233 x 160
BAE RAD5545	2,600	4,000	35	TBC
CAES DS4350272	44 ~ 95	256 SRAM + 8 NV	< 5	100 x 177
DDC SCS750	1,800	64,000	7 ~ 30	6U x 160
SEAKR Medusa	2,450	1,000	TBC	TBC
SEAKR Athena	2,450	1,000 + 4,000 NV	16	TBC
Spaceteq GR712	160	256 + 512 NV	< 5	233 x 166
ZIN SBCFA1000	30	2 + 0.5 NV	TBC	127 x 101.6
テレダインe2v QLS1046-4GB	30,000	4,000 (DDR4)	6.5 ~ 19.4	44 x 26
Xilinx KU060	5.7 / 310	4	20	40 x 40
マイクロチップPolarFire	1.33 / 130	4.1	4 ~ 10	40 x 40
NanoXplore NG-ULTRA	1.34 / TBC	4	TBC	45 x 45
Xilinx Versal	157/19,516 & 2,505 38/19,516 & 2,505	6 ~ 24	40 ~ 120	45 x 45

表2: 宇宙グレードのオンボードプロセッシングソリューションの比較

オンボードデータ量が大幅に増加していることから、AIと機械学習手法を使用した自律ペイロードプロセッシングでは、タイミング重視のアプリケーションと非リアルタイムアプリケーションの両方を衛星側で処理する傾向が高まっています。例えば、地上局の受信範囲外にある宇宙ごみ探査機は、衝突回避操作を開始するコマンドを受信できません。複数のセンサーから得られたオンボードの状況監視に続いてオブジェクトの検出と分類が行われるため、人の介入から独立して、このタイミング重視の決定をリアルタイムで行います。同様に高精細なSAR画像は大量の地球観測データが貴重なRFダウンリンクを消費するのではなく、衛星側でのAI推論やニューラルネットワークの実装により、特徴同定、シーンの区分、特性評価が可能になります。

衛星軌道上でのマイクロプロセッサとFPGAによる エッジ・コンピューティング

2022年1月

ラジャン・ベディ博士



以下に示す通り、テレダインe2vは44x26mmのフォームファクターに高速DDR4 SDRAMの4GBと最大1.8GHzで動作するARM® Cortex® A72コアを使用したクアッドコア・プロセッサを組み合わせた、[Qormino](#) QLS1046-4GBを提供しています。メモリとCPUを1つの回路基板上に統合することで、高度な配線設計技術の必要なDDR4インタフェースを設計する必要がなくなり、サイズ、重量および消費電力（SWaP）の大きな利点をもたらされ、衛星軌道上でのエッジプロセッシングが可能になります。30,000 DMIPSつまり45,000 CoreMarks以上の計算パフォーマンスを実現するのです。

4つのMPUIはARMv8-Aアーキテクチャを採用しています。このアーキテクチャは、図2に示すように独自のL1 32KBデータと48KB命令キャッシュを持ち、共通の2MB L2キャッシュを共有します。コア周波数1.2GHz（電源電圧1V、DDRレート1.6 GT/s）で、QLS1046-4GBの総消費電力は、最大許容ジャンクション温度に応じて6.5~12W（周辺機器を除く）になります。同様に1.8GHz（1Vの電源供給と2.1GT/sのDDR4レート）では9.3W~19.4Wを消費します。I/Oボトルネックを回避するため、高い演算パフォーマンスとメモリ帯域幅を有効に利用できます。また、小型のフォームファクターにより、QLS1046-4GBは表1に示すソリューションとは異なるものになります。



図1: Qormino® QLS1046A-4GBのプロセッサとメモリ [テレダインe2v]

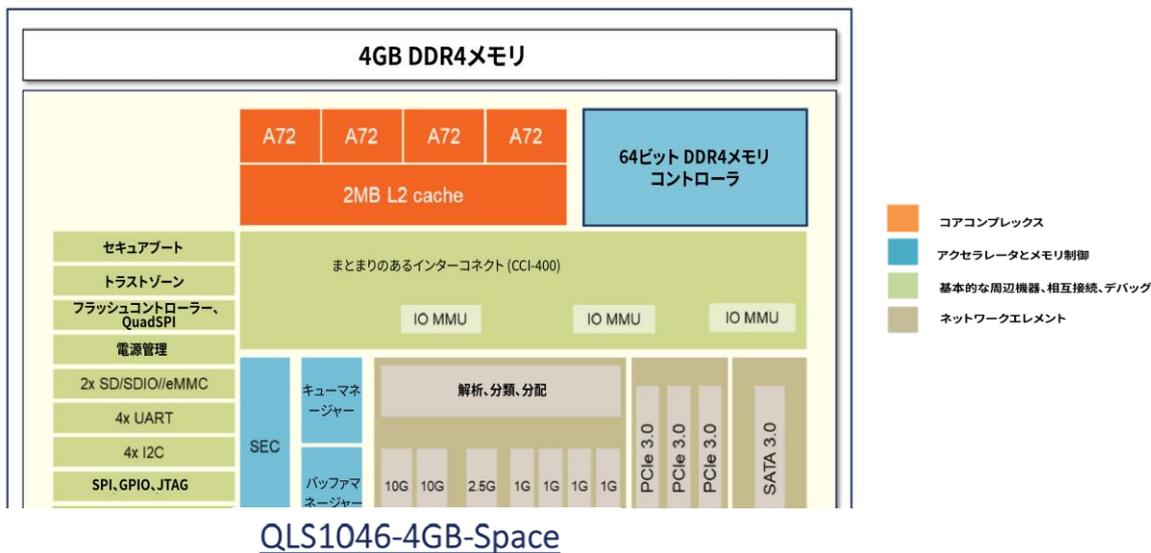


図2: Qormino® QLS1046A-4GBのブロック図

衛星軌道上でのマイクロプロセッサとFPGAによる
エッジ・コンピューティング

2022年1月

ラジャン・ベディ博士



9月にXilinxは、同社のVersal ACAP (Adaptive Compute Acceleration Platform) のRadトレラントバージョンをリリースすると発表しました。このデバイスには、固定および浮動小数点演算用のベクトルプロセッサ、スカラプロセッサ、専用プログラムおよびデータメモリ、専用AXIチャネル、DMAおよびロックのサポートを含むVLIW SIMD高性能コアを搭載したAIエンジンのアレイが含まれています。

AIタイルは、クロックサイクルごとに2、3つのスカラ演算、2つのベクトル読み込みと1つの書き込み、および1つの固定または浮動小数点ベクトル演算を含む最大6方向の命令並列処理を提供します。データレベルの並列化は、1クロックサイクルごとに複数のデータセットを操作できるベクトルレベルの操作により実現します。最新のFPGAとマイクロプロセッサを比較すると、AIエンジンが機械学習アルゴリズムの性能をそれぞれ20倍と100倍向上させ、消費電力はわずか50%に抑えました。表1に示す既製の処理ソリューションと比較すると、AIタイルはインテリジェントで自律的な軌道上のエッジプロセッシングを可能にする重要な際立った特徴になります。

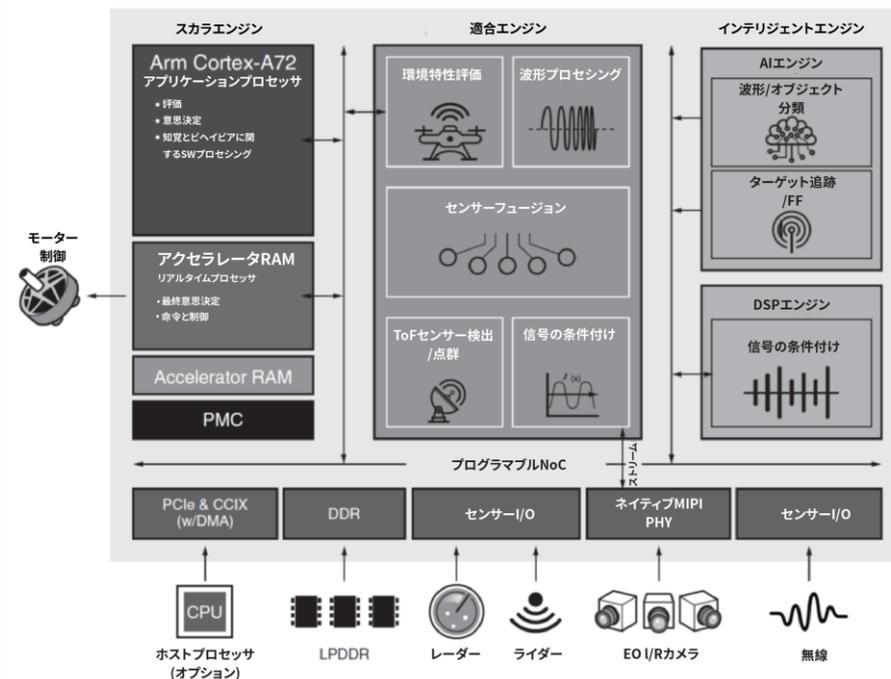


図3: XilinxのVersal ACAP [Xilinx] のブロック図

結論

現在開発中のアプリケーションでは、どのタイプのオンボードプロセッサが適しているでしょうか？FPGA、マイクロプロセッサまたはACAP？これは多くの場合、アルゴリズムがどのように実装されているか（例えば、オンチップキャッシュの使用、外部メモリアクセスの数と頻度、パイプライン化、並列化、バッファリングなど）に大きく依存します。最新の宇宙グレードのデバイスは、商用GPUのパフォーマンスを向上させると同時に、高い電力効率と価格効率を実現します。

衛星軌道上でのマイクロプロセッサとFPGAによる エッジ・コンピューティング

2022年1月

ラジャン・ベディ博士



高精細なSARビデオの場合、QLS1046-4GBの演算性能と高速なメモリアンターフェース、小型フォームファクターは地球観測画像データからのリアルタイムのインサイトの抽出処理に適しています。DDR4レートは最大2.1GHzの速度を実現し、従来のI/Oボトルネックを回避します。

味方/敵の区別や宇宙ゴミの衝突回避などの状況監視のために、KU060などの最新のFPGAは、ASICクラスのシステムレベル性能を提供するリアルタイムの低レイテンシーで複数のセンサーからTbpsのデータを取り込み処理することができます。宇宙探査の現場でのリソース利用についても同様です。FPGAは、さまざまな計算処理を必要とするアルゴリズムを処理し、データ移動、カスタムアクセラレーション、ビットオリエンテッド処理およびインターフェース接続に優れています。

XilinxのACAPは、宇宙ごみ探査機への回避コマンドやデータ量に応じて再構成可能な中継器を実現することができるAIの推論と自律的な状況判断処理を、最も効率的にエッジに実装することができるソリューションです。ニューラルネットワークの実装には、Versalが提供するパフォーマンスとドメイン固有の並列性のTeraOPSが必要です。これらの7nmデバイスは電力を多く消費することがあるため、初期の電力予測スプレッドシートをご覧になり、あなたの予算内に収まることをご確認ください。QLS1046-4GBは、低消費電力・低コストでディープ・ラーニングを提供します。

宇宙グレードのマイクロプロセッサ、FPGAおよびACAPは、それぞれ独自の強みを提供する相補的なオンボードプロセッシング技術です。軌道上でエッジベースの処理を行うには、データソースで複数のセンサーから取得した大量の情報をリアルタイムで計算する必要があります。そのためには、独自の信頼性要件を持つ低レイテンシーでデータミスティックなインターフェースを、小型で低消費電力のフォームファクターで実現させます。

集中的な衛星軌道上のエッジベース演算に最適なオンボードプロセッサを決定する際には、市場投入までの時間、に関する考慮も必要です。例えば、FPGAは通常、マイクロプロセッサよりも多くのパワーレールを必要とします。つまりこれらに対応するためのレギュレーターが増えてPCBが大きくなるのです。FPGAはデザインインがより難しいという性質もあります。一部のプロジェクトでは、軌道投入までの時間が非常に短くなり、OEM各社は使い慣れた仕入先の既存デバイスでハードウェア設計を迅速化します。メーカーによっては、新しい開発ツールや別のプログラミング言語の習得スキルや時間がない場合があります。また、価格、超ディープサブミクロン、宇宙環境に適したFPGAは、低コストのNewSpaceアプリケーションをターゲットとする多くのOEMにとっては障壁となります。

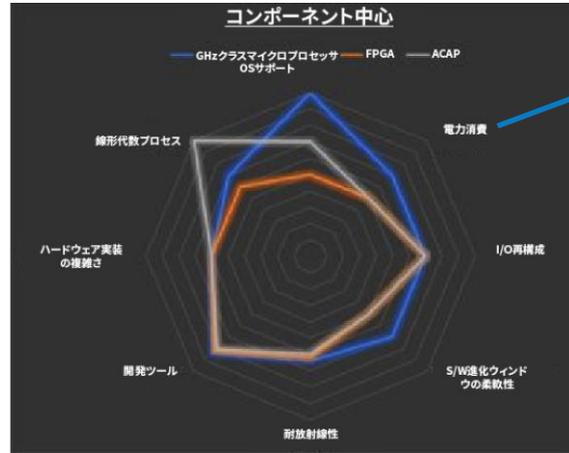
次世代の衛星搭載エッジプロセッシングは、マイクロプロセッサ、FPGAおよびインテリジェントな計算を組み合わせ、緊密に統合された異種プラットフォームを形成します。アプリケーションに必要なすべてのタスクを最適に実行できるエンジンがないため、複数のエンジンタイプが必要です。スカラマイクロプロセッサは、制御、複雑な意思決定、OSのサポートに最適です。再構成可能なFPGAは、要求の厳しい多様なアルゴリズムセットを処理する柔軟性を高め、インテリジェント・エンジンは機械学習やAI推論のための線形代数とベクトル演算の計算を最適化します。

次のレーダーチャート(図4)では、最新の超ディープサブミクロン、宇宙グレードFPGAであるQLS1046-4GBと、軌道上、エッジベースプロセッシングのACAPを比較しています。

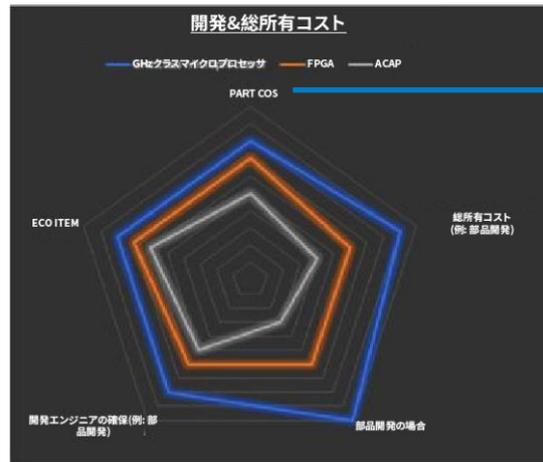
衛星軌道上でのマイクロプロセッサとFPGAによる エッジ・コンピューティング

2022年1月

ラジャン・ベディ博士



メモ： 評点が高いほど低消費電力となります



メモ： 評点が高いほど低コストとなります

図4: オンボードプロセッシングソリューションの比較。



詳細は、私にお問い合わせください

Yuki Chan

マーケティング&コミュニケーション マネージャー
yuki.chan@teledyne.com



詳細は、私にお問い合わせください

Marc Stackler

セールス兼アプリケーションエンジニア
marc.stackler@teledyne.com

