

要約

今日の新しいプロセッサは電力効率が向上していますが、より高い計算能力への要求は往々にしてシステムの冷却能力や適切な電流量供給能力を上回っています。

さらに、機械設計/熱設計は多くの場合開発サイクルの後れを取っています。その結果、設計工程の後半になって熱的制限の問題にぶつかりがちです。当然ながら、設計者はシステムを最適化することを望み、ぎりぎりの妥協点を見つける努力をします。

テレダイン e2v は、高信頼性マイクロプロセッサの主導的サプライヤーとして、長年にわたってプロセッサに標準仕様を超えるカスタマイズを行うコア・コンピタンスを発展させてきました。これにより、システム設計者がシステムの安全マージンを広げること、そして付加的な SWaP (サイズ、重量、電力) のメリットを得ることの両方が可能になります。

本書では、高信頼性プロセッサを使用した演算処理システムの電力消費と損失を調整する、テレダイン e2v 独自のアプローチを、システム設計者へ提案します。

多くの事例では、3段階の特注方式の1つを選択する、またはその組み合わせを選択することにより、設計に大きな価値を付加することが可能です。ここで取り上げる3つの段階とは以下の通りです。

- 1. 特定のお客様のユースケースのための電力消費の最適化。**これは、電力消費量が最小のプロセッサを選択する前に、お客様のアプリケーションの特性に見合ったプロセッサを見極めることです。
- 2. 熱抵抗最適化のための、代替の特注パッケージの選択。**多くの事例で、このことは回路/ダイの保護ももたらします。
- 3. 高い接合部温度 (T_j) 仕様は運用の幅を広げます。**そのためには、温度の上昇に合わせて慎重に検討した運用寿命プロファイルに対する、付加的な認定作業が必要となります。キーポイントはこれを定量化することです。高温での動作はデバイスの故障率 (FIT 率) に影響を及ぼすからです。



テレダイン e2v の高信頼性マイクロプロセッサは、今日まで数十年間にわたり、防衛、航空宇宙、その他の高信頼性の求められるマーケットの幅広い範囲で主力商品となってきました。一方で、時代に即したプロセッサの発展は、今日の自律運転用の膨大な大量演算のニーズなど、これからのマス・マーケットを推進します。そのため、NXP 社など変化する経済界で注目を浴びるサプライヤーは、高信頼性サプライチェーンに重大な影響を及ぼします。とりわけ、それらの製品は多くの事例に活用されてきております。

同時に、SWaP (サイズ、重量、電力) の最少化は航空、防衛、さらに宇宙などの過酷な環境に取り組む高信頼性システム設計者が常に気を配ることです。本書は、このような場面でのプロセッサの選択に焦点を合わせています。最終的にプロセッサは、全体的なパワーバジェット (SWaP の電力) に大きく影響を与える、戦略的なコンポーネントとなります。同様に、熱分散はヒートシンクの選定等、システムの排熱設計 (SWaP のサイズと重量) に影響を与えます。

プロセッサの電力消費の背景

プロセッサの電力消費は、世代が変わるごとに上昇を続けています。今日最も使用されているプロセッサのこういった特性は、今日のシステムレベルの設計を熟知しており、すでに予備知識がある人でなければ、理解しがたい体験となる可能性があります。

表 1 に示された、クアッドコアの ARM® Cortex® A72 64-ビット Layerscape® プロセッサ、LS1046 から抜粋したデータシート要約をご覧ください。この表は、2つの異なるクロック周波数 (1.6、1.8 GHz)、および3つの異なる接合部温度 (公称 65、85、105°C) の、標準コンポーネントの電力特性を示しています。さらに、3つの異なる電力モード (通常、温度、最大) が示されており、プラットフォーム電力が倍増していることがわかります。このことは、プロセッサの選択において熱管理が設計上の重大な問題となることを強調するものです。

さらに重要なのは、データシートがデバイスの性能を保証するものと仮定すると、製造者の標準仕様には製造ロットのばらつきから成るガードバンドやマージンが含まれることです。たとえば、規定された最も高い動作接合部温度を設計上使用せざるを得ないお客

様は、表 1 を調査し、この「最適」なプロセッサは電力を消費し過ぎるため不採用とせざるを得ない、と簡単に結論を下すかも知れません。しかしながら、この後でご紹介する内容を検討することで、希望を見いだせるかも知れません。

Core frequency (MHz)	Platform/FMan frequency (MHz)	DDR frequency (MHz)	V _{DD} (V)	SV _{DD} (V)	Junction temperature (°C)	Power mode	Power (W)		Total Core and platform power (W) ¹
							V _{DD}	SV _{DD} ⁶	
1800	700/800	2100	1.0	1.0	65	Typical	8.5	0.9	9.4
						Thermal	11.4	0.9	12.3
					85	Maximum	14.3	0.9	15.2
						Thermal	14.4	0.9	15.3
					105	Maximum	17.3	0.9	18.2
						Thermal	13.7	0.9	14.6
1600	700/800	2100	1.0	1.0	65	Typical	7.7	0.9	8.7
						Thermal	10.7	0.9	11.6
					85	Maximum	13.2	0.9	14.2
						Thermal	13.7	0.9	14.6
					105	Maximum	16.3	0.9	17.2
						Thermal	13.7	0.9	14.6

表 1 : NXP LS1046 プロセッサの電力消費仕様

3段階の選択肢を検討

アプローチ 1 : 電力消費の最適化

これは、ターゲットとなるコンポーネントの母数の評価、テストデータの収集、および電力消費分布の試験から成ります。最終的にその目的は、所定の応用ユースケースに最適な電力消費特性を示すデバイスのみを選択することです。

電力スクリーニングのエビデンスは、一部のアプリケーション事例でユースケースが明確に定義されていれば、プロセッサをその動作領域内で適切に動作させることが可能であることを示唆しています。ただし、それにはデバイスがターゲットとなるユースケースの範囲内で、どのような動作をするかを正確に把握していることが必要です。これには素早く出せる答えはありません。しかし電力スクリーニングからは、明確な理解に到達するために必要な詳細な分析が得られます。あるプロジェクトで、テレダイン e2v はお客様のアプリケーションの特性化と電力スクリーニングを組み合わせることで、図 1 で解説されるように最悪のケースの標準製品シナリオより電力消費が 46%低いプロセッサを調達できる可能性があることを証明しました。このデ



バイスは、過剰な電力消費の仮定に基づいて当初はこのタスクには適切でないと考えられましたが、今では自信をもって調達し、設計に組み込むことができるようになりました。

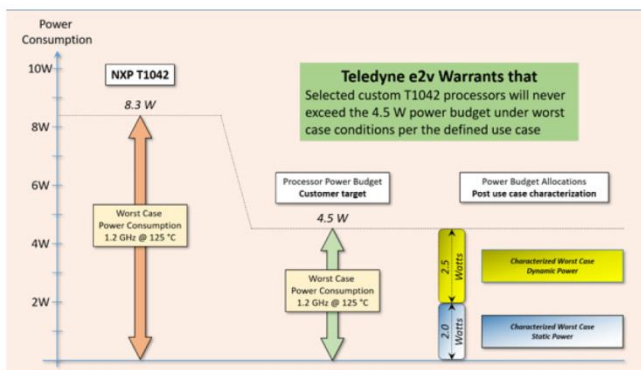


図1：T1042 プロセッサの電力仕様のワースト・ケースと、お客様のユースケース

いつでもこのようになるとは限りません。これを理解するには、プロセッサ内の電力消費は2つの因子が寄与することを理解することが必要です。すなわち、

- ・ スタティックな電力ドレイン - どのようなコード実行が行われているかに関係なく、必要となる電力
- ・ 動的消費電力は、コードが実行されてプロセッサが動作することによって本質的に消費される電力です。マルチコアプロセッサでは、瞬間的な計算負荷によって、大幅に変動する場合があります。

テレダイン e2v 独自の電力に関する知見

テレダイン e2v は、数十年にわたる NXP 社との提携により、そしてそれ以前の freescale 社との提携により、プロセッサ性能に関する他社では類をみない知識を構築し、元の製造者と同じツール、製品、およびテストプログラムにアクセスしてきました。このことが、スクリーニングと特性化によって特注デバイスの電力最適化を可能にする、信頼できる独自のバックグラウンドをテレダイン e2v にもたらす基礎となっています。テレダイン e2v の製造工程で実行されるプロセッサの特性化作業は、以下の特性が、現状のプロセッサでは全く特異なものではないことを示します。

- ・ 静的電力要求は、デバイスによって大幅に異なる可能性がある
- ・ 静的電力は、低温時にはゼロに近づく可能性があるが、125°Cのパワーバジェット全体の40%以上に達する可能性がある（図2参照）
- ・ 動的電力は、お客様のユースケースにより決定される。幸いにも、デバイス間、温度、または製造ロットの間でのその変動は最小限です。

プロセッサの電力消費と周囲温度の関係

図2は、実際のプロセッサで観察された、接合部温度と静的電力消費の代表的な関係を図解しています。接合部温度 (T_J) が高いほど、非線形電力特性が示される傾向があります。この例では、45°Cの温度の125°C (公称最大) への上昇は、静的電力の3倍、4W以下から14Wまでの増加をもたらします。逆に電力消費を低減する適切な方法は、冷却を強めて接合部温度を低下させることです。

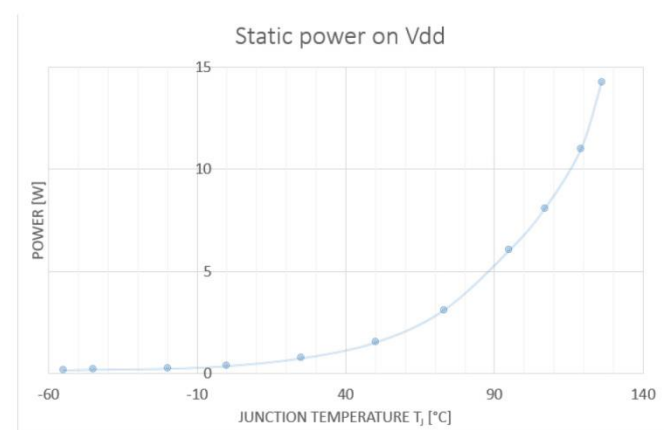


図2：静的電力消費の接合部温度による代表的な上昇

この曲線から、プロセッサのすべての SWaP 要素を同時に最大化することは現実的ではありません。曲線は、電力消費を最適化するには接合部温度が最小でなければならないという事実を指摘しています。このことは、往々にしてサイズと重量に影響を与えます。ヒートシンクなど何らかの形式の冷却が必要となる可能性があるからです。

そのため、SWaP は鍵となる設計要素ではありますが、残念ながら以下の妥協が必ず必要になります。



- ・ 消費する電力を低減する、または
- ・ サイズおよび重量節約するために、冷却用の部材を最小限にする

テレダイン e2v が電力を最適化したマイクロプロセッサ・コンポーネントを供給する優位性

環境条件を修正して拡張された製品仕様を開発するために、NXP 社の元のテストプログラム、同等のテストター、および同社の社内技術を有効活用することによって、テレダイン e2v には特注の電力仕様を保証する作業が可能です。さらに、テレダイン e2v は、特にお客様の動的電力要求に着目した、お客様のアプリケーションに最適化した技術的電力分析を実施することができます。

成果：電力消費の低減

図 1 は、低電力設計環境を考慮した、T1042 クアッドコアプロセッサに関するお客様の当初の前提を図式化したものです。商用仕様は、ワースト・ケースのパワーバジェットである 8.3W (1.2GHz のクロック、T_J = 125°C時) を示しています。しかしながら、お客様には 4.5W という厳しいパワーバジェットの制約がありました。お客様のプロジェクトの初期には、確信を持って T1042 を選択することはできそうもありませんでした。

高度な製品テストデータに裏付けられた、テレダイン e2v によるお客様のユースケースの分析により、当初予想された電力のほぼ半分しか消費しない、特別に選別されたデバイスの供給を弊社が保証することができるという結論が導かれました。

このアプローチは、電力消費の低減やプロジェクトの熱設計のシンプル化に寄与することができます。

アプローチ 2：カスタムパッケージ化

これは、既存の標準製品パッケージを改造または再設計し、接合部から基板、または接合部からパッケージ上面への熱抵抗を低減することを目的としています。

- ・ 接合部温度を低下させるために使用でき、それによって電力消費を低下させます (同じヒートシンクが取り付けられた場合)。また、パッケージの熱抵抗 (R_{th}) を下げ、ヒートシンクの熱抵抗をより大きくすることもできるため、冷却用の部材を削減できます (サイズ/重量)。

- ・ 代替パッケージは、コンポーネントの振動保護を強化することや、冷却システムとプロセッサの間の熱伝導をシンプル化して改善することも可能です。

- ・ リッドを配備するかどうかによって、さらに熱性能に影響を与えます。

リッドとは、ほとんどのプロセッサに見られる、ヒートスプレッダー、およびコンポーネントのダイの保護として機能するカバーです。しかしアプリケーションによっては、一部の設計者はヒートシンクをより簡単に実装する目的でリッドを望む場合があります。それ以外ではリッドによる熱抵抗の付加が許容されないため、リッドのない設計が好まれます。また、リッドが接合部と基板の間の熱抵抗を劇的に低減することにも注目してください。プリント基板 (PCB) を通してより多くの熱を伝導することが望ましい場合には明白なメリットとなります。



図 3：LS1046 のリッド付き設計 [上]、T1040 のリッドなし設計 [下]。

一部のコンポーネントはリッド付き (たとえば、LS1046)、他はリッドなし (たとえば、T1040) で供給されます。図 3 を参照してください。通常、「民生品 (COTS)」コンポーネントでは両方のバージョンが入手可能であることはめったにないため、設計者には選択はできません。これは、テレダイン e2v がリッドの追加または除去を提案することで柔軟性に貢献できる分野です。



テレダイン e2v がカスタムパッケージを供給できる優位性

テレダイン e2v は、半導体コンポーネントをパッケージ化する専門の知見と経験を備えています。それには、特定パッケージ開発プロジェクト、たとえば、テレダイン e2v の EV12AQ600 アナログ/デジタルコンバーター専用開発されたパッケージが挙げられますが、それに限定されません。その上、テレダイン e2v には一部の宇宙産業のお客様の共晶はんだのニーズ（宇宙でウイスキーの形成を防止するためなど）を満たすためにはんだ組成物の変更を行える、パッケージのリポーリングを取り扱う社内ノウハウがあります。

成果：カスタムパッケージ化

NXP T1040 プロセッサにリッドを追加するための、実現可能性の検討が最近行われました。オプションのリッドに関する機能的提案が行われ（図4参照）、改訂された熱仕様が評価されました。

接合部から基板への熱抵抗については、リッドの効果で標準デバイスの $9^{\circ}\text{C}/\text{W}$ からリッド付きでは約半減となる $4.66^{\circ}\text{C}/\text{W}$ が予測されました。その事例では、接合部から上面の熱抵抗は、リッドの追加によって $0.1^{\circ}\text{C}/\text{W}$ 未満から 0.85°C に上昇しました。

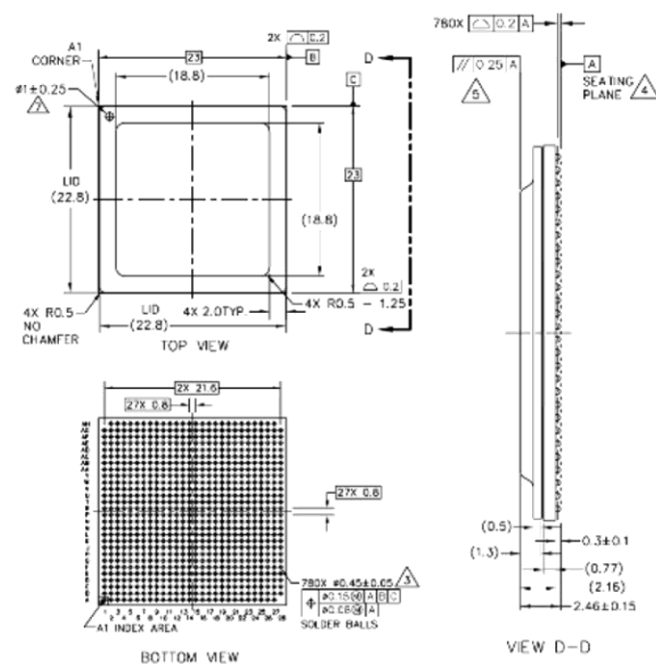


図4：T1040用オプションカバー（リッド）の提案。

パッケージ改良のためのさらなる検討

理想的な熱設計はすべての熱がPCBのみを伝導し、ヒートシンクなしで動作できることです。多くの事例で非現実的ですが、それでも、一部のアプリケーションではマージナルゲインを得るために商用標準パッケージの代替として検討することは可能です。低熱抵抗の多層PCB、熱のかなりの部分がPCB経由で伝導されること、ヒートシンクの設計の制約の緩和、または同じヒートシンクを使用した場合と同等の電力消費低減（接合部の温度を低下させることによる）を前提とすれば、接合部からPCBまでの熱抵抗を低減するためにはパッケージを改造するだけで十分である場合があります。テレダイン e2v で実現した1つの事例にPC8548（セラミック基板）があります。これは、NXP から入手可能なMPC8548（プラスチック基板）の同等品です。外観はほぼ同じでサイズも同じですが、熱性能に関しては大きく異なります。PC8548のセラミック基板のおかげで、接合部から基板までの熱抵抗はプラスチック版（ $@5^{\circ}\text{C}/\text{W}$ ）より60%低くなります（ $@3^{\circ}\text{C}/\text{W}$ ）。

これらの例はどちらも、接合部から基板までの熱性能の改善に焦点を合わせていますが、接合部からパッケージ上面の熱抵抗の低減にも、同様のアプローチを取ることができます。

アプローチ3：接合部温度の拡張（ 125°C 以上）

この最適化では、商用標準製品の従来の温度制限を超えてシリコンを動作させる可能性を検討します。シリコンは 125°C 以下でないと動作しないという物理的制限はなく高温で動作させているアプリケーションもいくつか存在し、すでに提供されています。高い接合部温度での動作のメリットは、より多くの発熱マージンです。しかしながら、前に述べた通り高温には言外の欠点、すなわち相当に大きい電力損失があります（図2参照）。より高い接合部温度が利益をもたらすのは、増大した動的電力の短時間のバーストが要求される動作プロファイルがあるアプリケーションですが、一方でそのようなバーストが設計の熱容量以内で処理されることが非常に重要です。



テレダイン e2v が幅広い温度に対応できる優位性

テレダイン e2v の認証工場と徹底した製品知見およびテスト経験によって、テレダイン e2v は、拡張された温度での動作を選択した場合に起こり得る動作寿命への影響をお客様のために詳細に調査することができます。テレダイン e2v は、商用デバイスの 105°C の制限を超えて 125°C まで保証される NXP のプロセッサをすでに供給しています。

成果：温度拡張

確かな実現可能性の評価結果からもわかるように、テレダイン e2v は、高い動作接合部温度レベルのカスタム IC 仕様を提供することが可能です。この仕様は、以下の 4 つの動作要因を網羅する慎重な検討を行うことで提供されます。

拡張された接合部温度での動作のための 4 つの要因

動作での接合部温度を拡張するために、4 つの重要なテーマを評価する必要があります。

- 機能的性能**：高温時には、プロセッサはすべての電氣的要件に適合しない場合があります。テレダイン e2v による特性化は、最大クロック周波数をデータシートの電気特性に適合させるために低減させる必要がある場合があります（表 5 参照）。そのため、一部の仕様は拡張された温度範囲にわたって正常に使用するために、標準コンポーネントに比べて縮小される場合があります。
- 信頼性**：シリコンコンポーネントの信頼性は、温度が上がるに従って急速に非線形で低下します。このことは、「信頼性」に関するアレニウスの式により文字通り定義されています。図 6 は、最大 +105°C までで動作する NXP プロセッサの代表的な FITS (故障率) を示します。これらを +150°C まで外挿すると、+105°C 時の FITS に比較して信頼性は 10°C 半減則により低下します。このような信頼性の低下が、ターゲットとなるアプリケーションで受け入れられることが必要です。
- 電力消費**：図 2 で示される通り、電力消費は温度により指数関数的に上昇します。すなわち、拡張温度領域で動作することは、相当に高い電力消費を受け入れることを意味します。

- 高温動作を持続させるパッケージ化能力を検証する必要があります。**特に、プラスチックエポキシ・パッケージは、約 160°C を超えると劣化が始まります。高温エポキシにより再パッケージ化することが、ここでは軽減方法となるでしょう。

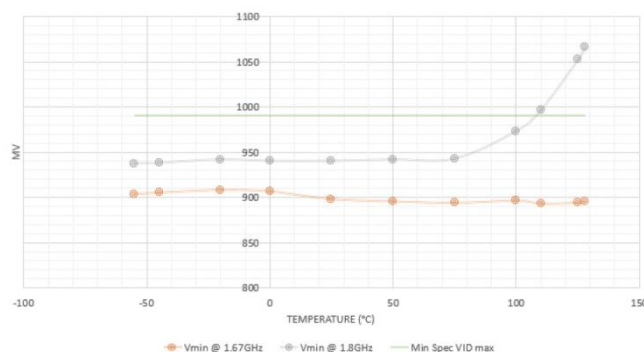


図 5：高温 (100°C 以上) における 1.8Ghz のクロック周波数制限の例

以上の 4 つの要因を検証することで、保証される電気特性やパッケージ材料を適切に変更して特定のアプリケーションにおけるデバイスの動作温度上限の拡張を積極的に行うことができます。テレダイン e2v がこうした特別な要求に対応するにはお客様の最終目標と動作寿命プロファイルを十分に理解する必要があります。拡張温度での動作をどれだけの長さ持続させる必要があるか、様々な技術を応用することによってそれが実行可能なオプションであるかどうか、高温条件が単に一時的であるか常にか常にそうであるか等によっても左右されます。テレダイン e2v は助言を提供することができます。

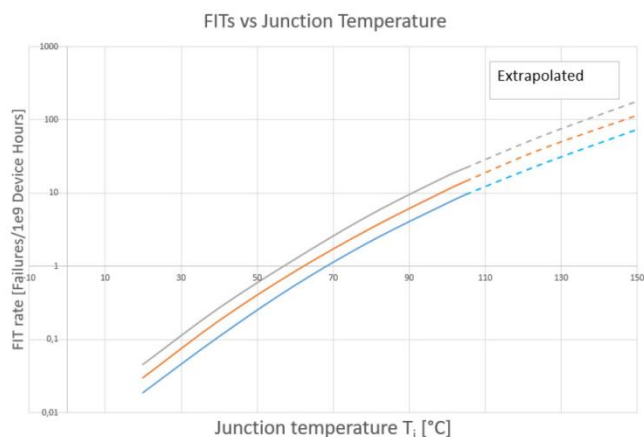


図 6：代表的な FIT 率に対する、150°C までの温度の外挿



3段階の選択肢と電力の最適化されたプロセッサ

本書では、NXP との長期的戦略関係を構築してきたテレダイン e2v が、特注プロセッサ・オプションの信頼できるサプライヤーとして、他に類のない位置をどのように得たのかを説明してきました。特注化は、パワーアーキテクチャー（たとえば、T1042 などの T シリーズ）、または ARM アーキテクチャー（たとえば、Layerscape LS1046）のいずれかをベースとすることができます。ここでは、厳しい条件を持ったアプリケーションにプロセッサの電力最適化とカスタマイズを行うための3段階の選択肢について概説します。

これらの3つの選択肢とは、

- ・ ユースケース特有の最適な電力消費のための決定的な電力スクリーニング
- ・ 高度な熱対応能力のための代替の特注パッケージの

選択

- ・ 高い動的電力要求に対応する高い最大接合部温度 (T_j)

独立したテストおよび認証工場、そして NXP との優先的な長期供給契約と熟練した製品エンジニアへのアクセスのおかげで、テレダイン e2v は、特定のお客様の複雑な応用のユースケースに特化した、高信頼性で電力最適化されたプロセッサ・ソリューションを提供する最先端に位置しています。

特注のプロセッサ・ソリューションが正しい選択であるかどうか確信が持てないようでしたら、テレダイン e2v にお問い合わせの上、お客様の現在の課題に関して詳細に打ち合わせすることをお奨めします。お客様の設計にカスタマイズして加えられる価値には驚かれるかも知れません。

詳細をご覧ください

- > [テレダイン e2v は商用プロセッサの電力消費低減に貢献します。](#)
- > [テレダイン e2v は、マイクロプロセッサの高信頼性の差別化をします。](#)
- > [テレダイン e2v は、Quad ARM® Cortex® A72 を宇宙機器に採用頂いています。](#)
- > [Qormino パッケージのプロセッサ・ソリューションは、100%航空宇宙応用環境で動作します。](#)
- > [弊社の宇宙製品製造フロー比較チャートをダウンロードするか、無料の印刷版をご請求ください。](#)



お問い合わせ先：
Thomas Porchez、
マーケティングおよび事業開発、
データ処理ソリューション
thomas.porchez@teledyne.com



お問い合わせ先：
Thomas Guillemain、
アプリケーション・エンジニア、
データ処理ソリューション
thomas.guillemain@teledyne.com



お問い合わせ先：
Jane Rohou、
広報マネージャー
jane.rohou@teledyne.com

